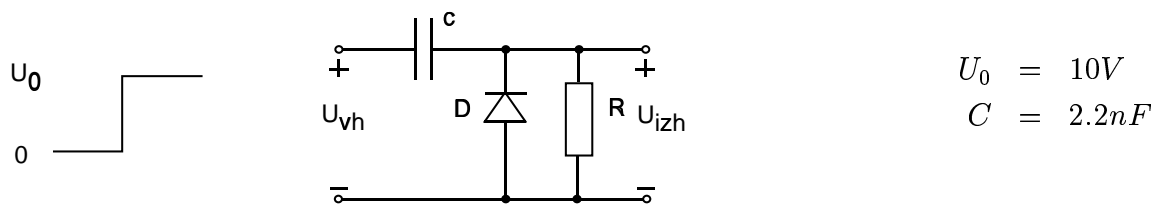


# Digitalna elektronska vezja

## Vaja 1: Detekcija vzpona impulza

Vhodni signal  $u_{vh}$  je impulz z amplitudo  $U_0=10V$ .

1. Dimenzionirajte upornost  $R$  tako, da bo po  $10\mu s$  izhodna napetost  $u_{izh}$  padla na  $5V$ .
2. Izračunajte in izmerite maksimalno in minimalno  $u_{izh}$ .
3. Narišite časovni potek  $u_{vh}(t)$  in  $u_{izh}(t)$ .

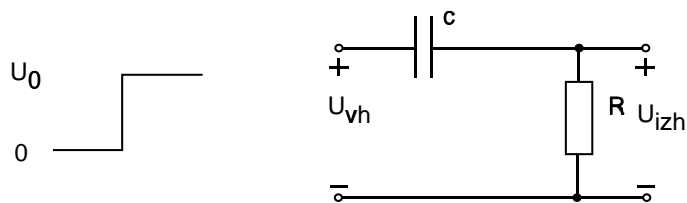


Slika 1: Shema vezja.

### Opis:

Vezje je RC člen z diodo na izhodu (slika 1). Če je napetost  $u_{izh}$  pozitivna, je dioda zaporno polarizirana in ne vpliva na delovanje vezja. Pri nasprotni polarizaciji pa se odpre in prevzame skoraj ves tok.

Ob vzponu stopnice je dioda zaprta, v modelu za izračun dogajanj jo lahko izpustimo in ostane samo RC člen (slika 2).



Slika 2: Nadomestno vezje ob vzponu stopnice.

Prvi trenutek po nastopu stopnice ostane napetost na kondenzatorju nespremenjena ( $0V$ ) in velja  $u_{izh}=u_{vh}=U_0=10V$ . Nato se prične kondenzator polniti, napetost na izhodu eksponentialno pada:

$$u_{izh} = U_0 e^{-\frac{t}{RC}} \quad (1)$$

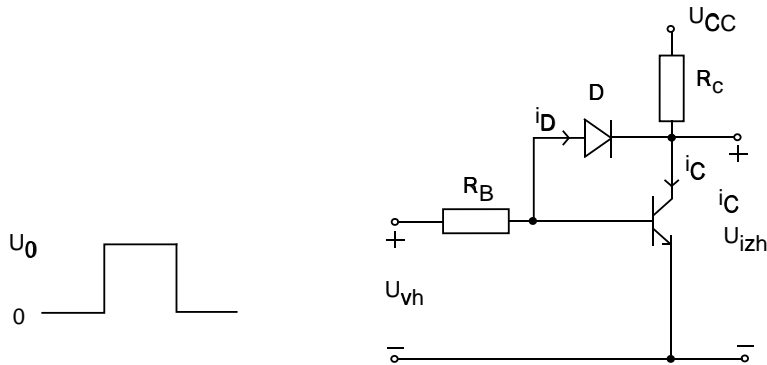
**Meritev:**

Iz generatorja pripeljemo na vhod verigo pravokotnih impulzov, katerih perioda je bistveno večja od časovne konstante  $RC$ . S pomočjo osciloskopa nastavimo amplitudo na 10V.

Z enim kanalom osciloskopa opazujemo vhodni signal z drugim pa izhodni in preverimo, če imajo pozitivni impulzi zahtevano širino.

## Vaja 2: Zakasnitveni čas pri izklopu tranzistorja

1. Izmerite napetosti nasičenja in zakasnitveni čas pri izklopu tranzistorja, če je:
  - a.) vezje brez diode,
  - b.) vezje z diodo.
2. Izračunajte in izmerite tok preko diode.



Slika 3: Shema vezja.

### Opis:

Tranzistor je uporabljen v orientaciji skupni emitor. Napajalna napetost  $U_{CC}$ , upora  $R_B$  in  $R_C$  ter vhodni signal  $u_{vh}$  imajo tako izbrane vrednosti, da je tranzistor krmiljen iz zapornega področja v področje nasičenja.

Kadar je vhodna napetost  $U_{vh}$  enaka 0V, je v stacionarnem stanju bazni tok enak 0 in tranzistor ne prevaja. Kadar je  $U_{vh}$  enaka 10V, je tranzistor v nasičenju ( $U_{BE} = U_{BES}$  in  $U_{CE} = U_{CES}$ ).

Preklop iz zapore v nasičenje ni trenuten. Poglejmo si dogajanje ob izklopu.

Tik predno  $u_{vh}$  pade iz 10V na 0V, teče v bazo relativno velik tok, v bazi nastane nadkoncentracija manjšinskih nosilcev naboja (minorjev). Po preklopu mora ta naboj odteči, tok  $I_B$  spremeni predznak. Kolektorski tok ostane nespremenjen vse dokler ne odteče odvečni naboj minorjev, to je, da preide tranzistor iz področja nasičenja v aktivno področje. Ta čas imenujemo čas zadrževanja kolektorskega toka,  $t_s$ .

Celotni zakasnitveni čas pri izklopu ( $t_{dOFF}$ ) pa vsebuje še čas, ki je potreben, da kolektorski tok pade na 90% maksimalne vrednosti,  $t_{90\%}$  (en. 2).

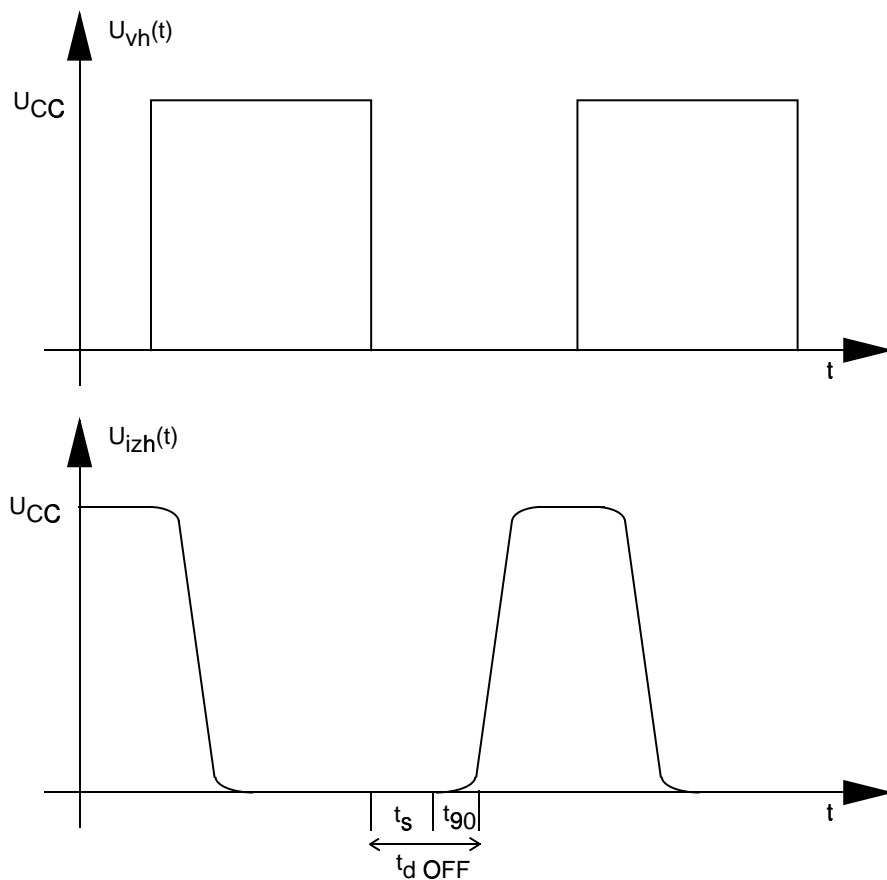
$$t_{dOFF} = t_s + t_{90\%} \quad (2)$$

Če dodamo v vezje  $Ge$  diodo, to je diodo, ki ima nizek padec napetosti v propustni smeri, se tok, ki teče preko upora  $R_B$ , deli na bazni tok in na tok, ki teče preko diode v kolektor. Tranzistor ni več krmiljen globoko v nasičenje, temveč je blizu aktivnega področja, čas zadrževanja kolektorskega toka se zato izrazito skrajša.

### Meritev:

Napetost  $U_{CES}$  merimo statično. Na vhod vezja priključimo napajalno napetost  $u_{vh} = U_{CC}$ , izhodno napetost  $U_{CE}$  pa merimo z osciloskopom. Osciloskop nastavimo na DC sklop.

Čas zakasnitve merimo tako, da na vhod priključimo impulzni generator, kateremu nastavimo ustrezno amplitudo in DC offset, da dobimo signal kot je narisano na sliki 4. Z enim kanalom osciloskopa opazujemo  $u_{vh}$  z drugim pa napetost  $u_{izh} = u_{CE}$  in določimo čas zakasnitve  $t_{dOFF}$  (slika 4).



Slika 4: Grafičen potek  $u_{vh}$  in  $u_{izh}$ .

Tok preko diode:

Če je tranzistor v aktivnem področju ali na robu nasičenja, je  $I_B \ll I_C$ . V našem primeru sta upornosti  $R_B$  in  $R_C$  v istem velikostnem razredu, oba padca napetosti na upornostih sta približno enaka, zato sta tudi tokova preko upornosti v istem velikostnem razredu. Bazni tok je torej bistveno manjši od toka preko upornosti  $R_B$ , torej praktično ves tok  $I_{R_B}$  teče preko diode (en. 3)

$$I_D = I_{R_B} = \frac{U_{CC} - U_{BES}}{R_B} \quad (3)$$

Rezultate preverimo z meritvijo. Tok preko diode izmerimo z A-metrom.

### Vaja 3: TTL vezje

Za podano TTL vezje izmerite:

1. vhodno  $I_{vh}(U_{izh})$  ter prenosno  $U_{izh}(U_{vh})$  karakteristiko podanega vezja pri obeh mejnih napajalnih napetostih ( $U_{CC}=4.5V$  in  $U_{CC}=5.5V$ ),
2. izhodno  $U_{izh}(I_{izh})$  karakteristiko za logično "1" na izhodu.

Slika 5: Podatki o vezju.

#### **Opis:**

V vezju so štiri dvovhodna NE-IN vrata. Izhodni nivo (napetost) je odvisna od stanja (napetosti) na vhodu vezja. S takimi vezji gradimo logične sisteme, zato obravnavamo vezje kot celico v verigi enakih vezij, to pomeni, da je vhod vezja krmiljen z izhodom predhodnega vezja.

Po podatkih je maksimalna napetost na vhodu, ki jo vezje razpozna kot nizek potencial, enaka 0.8V. Izhod pa pri polni obremenitvi zagotavlja v nizkem potencialu 0.4V. Razlika med tema dvema napetostima se imenuje šumna zaščita, to je napetost, ki se lahko pojavi med izhodom enega in vhodom drugega vezja in še ne ogroža delovanja sistema.

Za visoki potencial so razmere podobne, minimalna zahtevana napetost na vhodu je 2V, minimalna zagotovljena napetost na izhodu je 2.4V; šumna zaščita je zopet 0.4V.

Vsak izhod lahko krmili 10 vhodov vezij iste logične družine (Fan-Out=10), zato mora biti minimalni izhodni tok enak desetkratnemu maksimalnemu vhodnemu toku.

Vhodni tok je v najbolj neugodnem primeru lahko pri nizkem potencialu enak -1.6mA (predznak je negativen, ker teče tok iz vezja), pri visokem pa 40  $\mu A$ . Izhodni tok je v obeh primerih desetkrat večji.

Ker so bila TTL vezja prva široko uporabljena logična družina, so postala standard. Pri konstrukciji novih logičnih vezij se običajno naredi take izhode, ki so sposobni krmiliti vsaj eno TTL breme in take vhode, ki reagirajo na TTL izhodne nivoje.

### **Meritev:**

Na vezje najprej priključimo napajalno napetost  $U_{CC}$ . Nato priključimo na vhod vrat spremenljivi vir napetosti (usmernik). Električna shema vezja kaže, da je vhod sestavljen iz multiemitorskega tranzistorja, zato je za meritev vseeno, če vežemo oba vhoda skupaj ali če vežemo samo en vhod, drugega pa pustimo odprtega.

Kadar je na vhodu TTL vezja nizek potencial, je vezje vir toka, usmerniki pa so običajno grajeni tako, da so vir toka, ne morejo pa služiti kot breme. Zato po potrebi izhod usmernika dodatno obremenimo z majhno upornostjo (npr. 47 $\Omega$ ), oziroma vežemo vhodni sponki na maso, če želimo imeti na vhodu TTL vezja 0V.

Vhodno napetost nastavljamo v skladu s podatki za TTL vezje - to je zagotovljeni izhodni nivo za nizek in visok potencial, zahtevani vhodni nivo za nizek in visok potencial; poleg teh vrednosti opravimo meritve še pri 0V,  $U_{CC}$  in eni vrednosti znotraj nedefiniranega območja.

Pri zadnjem delu vaje damo na vhod vezja napetost, ki spravi izhod v visok potencial, izhod obremenimo s spremenljivim uporom in merimo izhodni tok in izhodno napetost.

Napajalna napetost naj bo nominalna ( $U_{CC}=5V$ ).



## Vaja 4: CMOS vezje

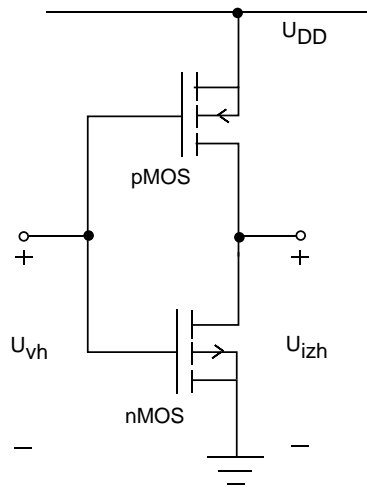
Pri CMOS vezju določite:

1. prenosno karakteristiko  $u_{izh}(u_{vh})$  pri  $U_{DD} = 10V$ ,
2. tok iz napajalnega vira v odvisnosti od vhodne napetosti  $I_{DD}(u_{vh})$ ,
3. naboj, ki steče iz napajalnega vira pri vsakem preklopu vrat ( $Q_P$ ),
4. ocenite tok iz napajalnega vira, če preklaplajo vsa vrata s frekvenco 2 MHz ( $I_{DD}(2MHz)$ ).

Slika 6: Podatki o vezju.

### **Opis:**

Osnovna celica CMOS vezja je inverter, sestavljen iz dveh komplementarnih MOS tranzistorjev z induciranim kanalom (slika 7).



Slika 7: CMOS inverter.

Bremenski MOS tranzistor je p-kanalni (pMOS), preklopni MOS tranzistor pa n-kanalni (nMOS). Kanal eksistira samo tedaj, če je med vrati in substratom ustrezna napetost. Pri narisanim vezju imamo tri možnosti:

- vhodna napetost  $U_{vh}$  je enaka  $U_{SS}$ , nMOS je zaprt, pMOS prevaja. Izhodna napetost  $U_{izh}$  je  $U_{DD}$ , tok iz napajanja  $I_{DD}$  je v tem primeru enak 0 (oziroma enak zapornemu toku zaščitnih diod),
- vhodna napetost je enaka  $U_{DD}$ , tedaj nMOS prevaja, pMOS je zaprt. Izhodna napetost je enaka  $U_{SS}$ , tok iz napajanja pa je enak kot v prvem primeru.
- vhodna napetost je med  $U_{SS}$  in  $U_{DD}$ , v tem primeru sta odprta oba MOS tranzistorja. Odvisno od velikosti vhodne napetosti, delujeta tranzistorja v področju nasičenja oziroma linearnem področju. Izhodna napetost je praktično enaka  $U_{SS}$  oziroma  $U_{DD}$ .

V stacionarnem stanju in pri krmiljenju vhoda z  $U_{DD}$  ali  $U_{SS}$  je eden MOS tranzistor zaprt in predstavlja praktično neskončno upornost. Zato je tok iz napajalnega vira enak 0. Vrata so galvansko ločena od kanala, torej tudi tu ne teče noben tok. Vezje v tem primeru ne troši energije. Dejansko teče samo majhen tok iz napajalnega vira, to je zaporni tok zaščitnih diod.

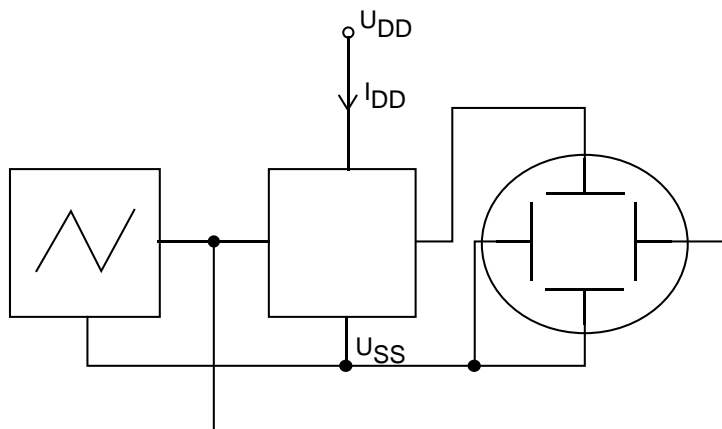
Če CMOS vezje preklaplja, gre preklomp čez področje, ko sta odprta oba MOS tranzistorja. Ta prehod ni trenuten, zato pri vsakem preklopu teče nekaj toka iz napajalnega vira. Drugi vzrok za tok iz napajalnega vira pa je polnjenje in praznjenje parazitnih kapacitivnosti pri preklomp.

Tok iz napajanja pri preklopu je seveda omejen s časom, v katerem izzveni prehodni pojav. Zato je smiselno podati produkt tega toka in časa, to je naboj pri enem preklopu (en. 4).

$$Q_P = i_{DD} dt \quad (4)$$

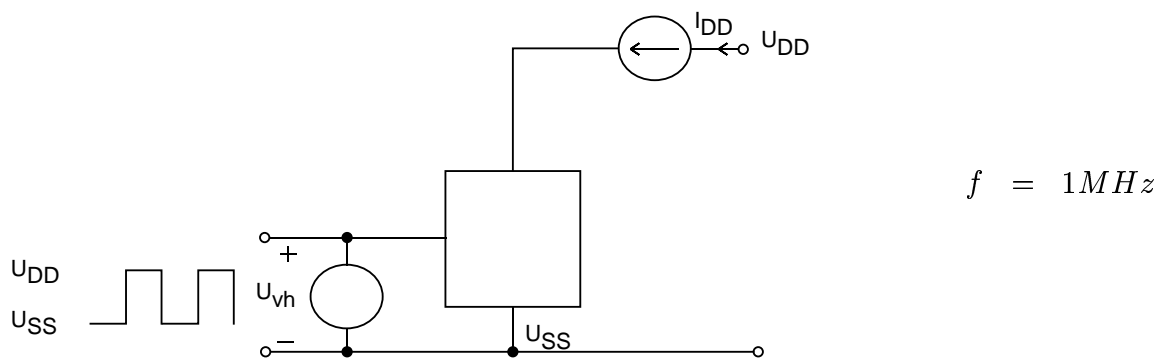
## Meritev:

Prenosno karakteristiko  $U_{izh}(U_{vh})$  izmerimo dinamično. Na en vhod vezja in X vhod osciloscopa pripeljemo žagasto napetost, katere velikost sega od  $U_{SS}$  do  $U_{DD}$ . Vertikalni vhod osciloscopa priključimo na izhod vezja, oziroma na tokovno sondo, s katero merimo tok  $I_{DD}$ .



Slika 8: Meritev prenosne karakteristike.

Za določanje naboja pri preklopu uporabimo narisano vezje.



Slika 9: Meritev prenosne karakteristike.

Z mA metrom merimo povprečni tok  $I_{DD}$ . Visoki in nizki nivo vhodnih impulzov naj ne preseže  $U_{DD}$  oziroma pade pod  $U_{SS}$  (v tem primeru prične teči tok iz generatorja preko zaščitnih diod ali tok iz vezja v napajalni vir). Pri majhni vhodni amplitudi pa se MOS tranzistorja ne zapreta, zato dobimo napačen rezultat.

Izhod merjenih vrat ne sme biti obremenjen s sondo osciloscopa, polnenje in praznjenje kapacitivnosti sonde pomeni dodaten tok.

Pri obeh meritvah moramo ostale vhode vezati na  $U_{DD}$  ali  $U_{SS}$ . Naboj pri posameznem preklopu ( $Q_P$ ) izračunamo iz izmerjenega toka ( $I_{DD}$ ) in časom med dvema posameznima preklopoma ( $T/2$ ). Z  $f$  smo označili frekvenco generatorja ( $f = 1/T$ ) (en. 5)

$$Q_P = \int_0^{T/2} i_{DD} dt = I_{DD} \int_0^{T/2} dt = I_{DD} \frac{T}{2} = \frac{I_{DD}}{2f} \quad (5)$$

Označimo z  $n$  število vrat, ki preklaplajo, z  $f_P$  pa frekvenco preklapljanja. Tok iz napajalnega vira bo enak vsoti vseh nabojev v času  $T_P$ , deljeni s tem časom (en. 6).

$$I_{DD}(n, f_P) = \frac{n 2 Q_P}{T_P} = 2 n f_P Q_P \quad (6)$$

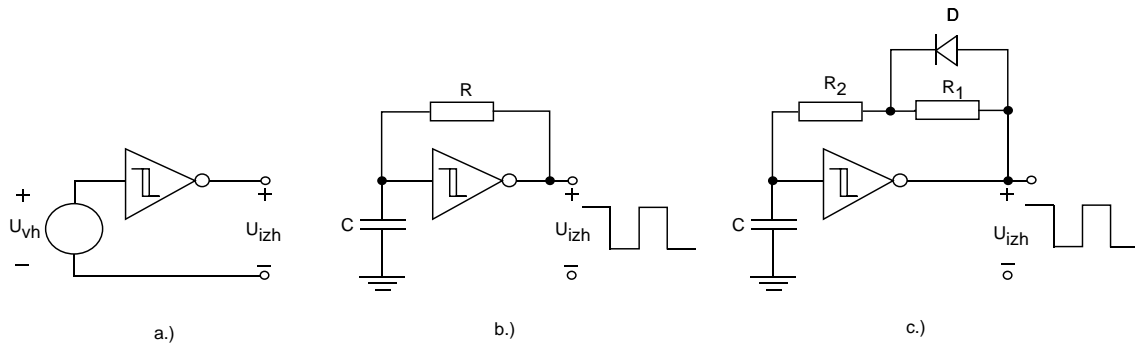
Do rezultata lahko pridemo tudi tako, da izhajamo iz izmerjenega toka pri preklapljanju samo enih vrat s frekvenco 1 MHz ( $I_{DD}(n = 1, 1MHz)$ ). Iskani tok bo proporcionalen številu vrat in razmerju obeh frekvenc (en. 7).

$$I_{DD}(n, f_P) = I_{DD}(n = 1, 1MHz) \cdot n \cdot \frac{f_P}{1MHz} \quad (7)$$

## Vaja 5: Astabilni multivibrator s Schmittovim vezjem

1. Izmerite prenosno karakteristiko  $u_{izh}(u_{vh})$  Schmittovega vezja. Iz izmerjene karakteristike nato določite
2. upornost  $R$  tako, da bo frekvenca 50 kHz,
3. upornosti  $R_1$  in  $R_2$  tako, da bo razmerje med impulzom in periodo 1:3.

Rezultate preverite z meritvijo.



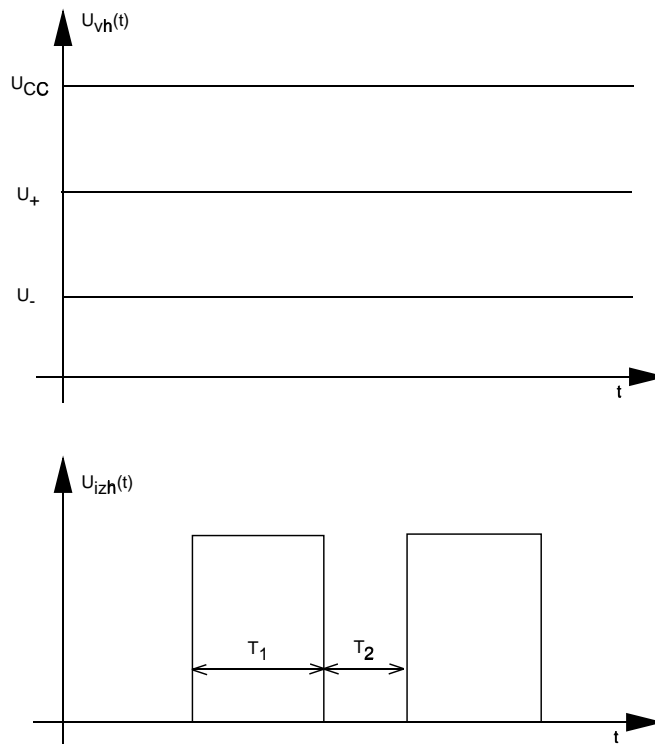
Slika 10: Shema vezja.

Slika 11: Podatki o vezju.

## Opis:

Bistvena lastnost prenosne karakteristike Schmittovega vezja je histereza (slika 10.a). Če je napetost na vhodu dovolj majhna, je na izhodu visoki potencial. Podobno velja za dovolj veliko napetost na vhodu; na izhodu je tedaj nizki potencial. Nekje med obema skrajnostima pa je področje, kjer je pri isti vhodni napetosti napetost na izhodu lahko nizka ali visoka, odvisno od predhodnega krmiljenja. Če na primer vhodna napetost narašča, bo preklopni nivo višje kot v primeru, da vhodna napetost pada.

Pri vezju na sliki 10.b se kondenzator polni in prazni preko upora  $R$ . Če je izhod na primer v "0" ( $u_{izh} = 0V$ ), se kondenzator prazni. Ko pade napetost na kondenzatorju ( $u_C$ ) na spodnji preklopni nivo ( $U_{C\ min}$ ) se stanje na izhodu spremeni iz "0" v "1" ( $u_{izh} = U_{DD}$ ), kondenzator se začne polniti do zgornjega preklopnega nivoja ( $U_{C\ max}$ ) in ko je ta nivo dosežen, izhod ponovno pade na 0V. Dogajanje se ponovi in vezje niha (oscilira). Časovna poteka napetosti na kondenzatorju in izhodne napetosti sta prikazana na sliki 12.



Slika 12: Časovni potek  $u_C$  in  $u_{izh}$ .

Napetosti  $U_{C\ min}$  in  $U_{C\ max}$  sta preklopna nivoja Schmittovega vezja. Časovni potek naraščanja in padanja napetosti  $u_C$  podajata enačbi (8) in (9)

$$u_C(t) = U_{DD}(1 - e^{-\frac{t}{RC}}) + U_{C\ min}e^{-\frac{t}{RC}} \quad (8)$$

$$u_C(t) = U_{C\ max}e^{-\frac{t}{RC}} \quad (9)$$

V času  $t_1$  naraste napetost  $U_C$  na maksimalno napetost  $U_{C \max}$  (en. 10), v času  $t_2$  pa pade na minimalno napetost  $U_{C \min}$  (en. 11).

$$U_{C \max} = U_{DD}(1 - e^{-\frac{t_1}{RC}}) + U_{C \min}e^{-\frac{t_1}{RC}} \quad (10)$$

$$U_{C \min} = U_{C \max}e^{-\frac{t_2}{RC}} \quad (11)$$

Iz enačb (10) in (11) izrazimo časa  $t_1$  in  $t_2$ , njuna vsota je zahtevana perioda signala (12)

$$t_1 + t_2 = T = RC \left( \ln \frac{U_{DD} - U_{C \min}}{U_{DD} - U_{C \max}} + \ln \frac{U_{C \max}}{U_{C \min}} \right) \quad (12)$$

Delovanje vezja na sliki 10.c je podobno delovanju vezja na sliki 10.b, le da sta časovni konstanti polnenja in praznenja različni. V primeru polnenja teče tok preko diode in upora  $R_2$ . Če padec napetost na diodi zanemarimo, vstavimo v enačbo (8)  $R_2$  namesto  $R$ . Iz tako preurejene enačbe izračunamo  $R_1$  (en. 13)

$$R_1 = \frac{t_1}{C} \frac{1}{\ln \frac{U_{DD} - U_{C \min}}{U_{DD} - U_{C \max}}} \quad (13)$$

Praznenje kondenzatorja poteka preko upornosti  $R_1$  in  $R_2$  (en. 14)

$$R_1 + R_2 = \frac{t_2}{C} \frac{1}{\ln \frac{U_{C \max}}{U_{C \min}}} \quad (14)$$

### Meritev:

1. Na vhod vezja in X vhod osciloskopa priključimo generator žagaste napetosti ( $U_S = 0$  do 10V,  $f = 1$  kHz). Izhod pripeljemo na Y vhod osciloskopa. Preklopnik za X odklon obrnemo na položaj X-external in preišemo prenosno karakteristiko. Občutljivost osciloskopa v horizontalni smeri določimo tako, da priključimo na ta vhod neko znano napetost in odčitamo kolikšen odklon povzroči napetost. Iz prenosne karakteristike odčitamo oba vhodna preklopna nivoja ( $U_{vh}$  ( $0 \rightarrow 1$ ) in ( $1 \rightarrow 0$ )).
2. Po enačbi (12) izračunamo zahtevano upornost in jo vključimo v vezje.  $U_{C \min}$  in  $U_{C \max}$  sta oba preklopna nivoja. Časovna poteka napetosti na kondenzatorju in izhodne napetosti ter frekvenco merimo z osciloskopom.
3. Časa  $t_1$  in  $t_2$  izračunamo iz podanih zahtev za časovni potek izhodne napetosti. Iz enačb (13) in (14) določimo upora  $R_1$  in  $R_2$ . Meritev je podobna kot v prejšnjem primeru.



## Vaja 6: Analogno stikalo

Pri analognem stikalu izmerite:

1. upornost stikala v odvisnosti od enosmerne napetosti,
2. upornost stikala v odvisnosti od napajalne napetosti,
3. naboj, ki se prenese pri preklopu iz digitalnega v analogni del.

Slika 13: Podatki o vezju.

### **Opis:**

Analogno stikalo je vezje, pri katerem kontrolni vhod krmili kontakt stikala. Digitalni del (kontrolni vhod) in analogni del (sponki stikala) sta galvansko ločena. Pri obravnavanem vezju se napetost na analognem delu lahko giblje v mejah napajalne napetosti; v primeru, da je večja od  $U_{DD}$  ali manjša od  $U_{SS}$ , pričnejo prevajati zaščitne diode.

Stikalni element je MOS tranzistor z induciranim kanalom. Če ni napetosti med vrati in substratom, kanal ne eksistira, med virom in ponorom je praktično neskončna upornost, stikalo je razklenjeno.

Kadar je med vrati in substratom ustrezna napetost, kanal eksistira, stikalo je sklenjeno. Med sponkami stikala je upornost kanala. Zaželeno je, da je upornost kanala čim manj odvisna od enosmerne komponente analognega signala, zato je uporabljen komplementarni par MOS tranzistorjev. Če je analogna napetost blizu  $U_{SS}$ , prevaja

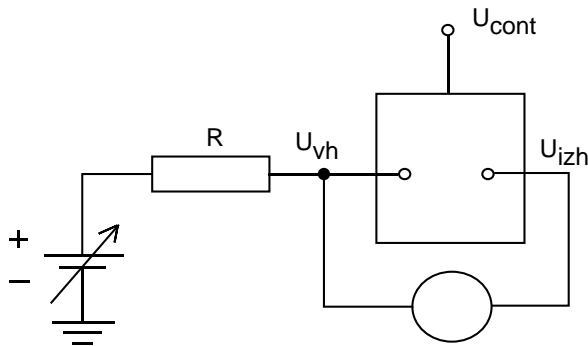
n-MOS tranzistor, če je blizu  $U_{DD}$ , prevaja p-MOS tranzistor. Za napetosti, ki so blizu polovici napajalne napetosti, prevajata oba tranzistorja. To ima za posledico, da je upornost sklenjenega stikala odvisna od enosmerne komponente analognega stikala.

Velikost inducirane kanala je pri MOS tranzistorju odvisna od napetosti na vratih, višja napetost razširi kanal, kar pomeni, da zmanjša njegovo upornost. To je razlog, da je upornost analognega stikala odvisna od napajalne napetosti.

Med digitalnim in analognim delom sicer ni direktne galvanske povezave, obstajajo pa parazitne kapacitivnosti. Preko njih se pri preklopu na digitalni strani prenese nekaj naboja na analogno stran.

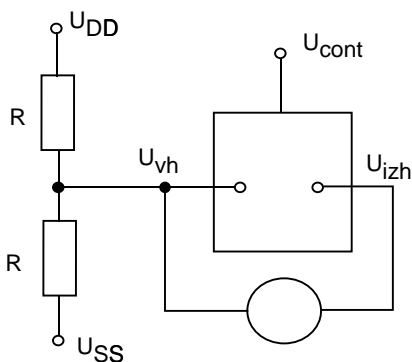
### Meritev:

1. Kontrolni vhod merjenega stikala vezemo na visok potencial, s tem stikalo sklenemo. Na eno sponko stikala priključimo preko zaščitnega upora spremenljiv vir enosmerne napetosti, ki jo spreminjamo od 0V do  $U_{DD}$ . Med sponki stikala priključimo ohmmeter. Meritev opravimo pri dveh vrednostih napajalne napetosti ( $U_{DD} = 5V$  in  $U_{DD} = 10V$ ) (slika 14).



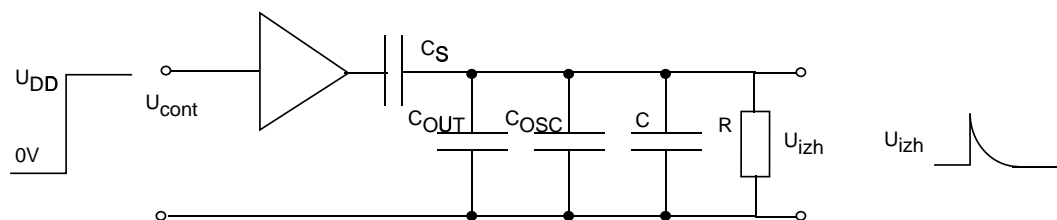
Slika 14: Meritev upornosti stikala v odvisnosti od  $u_{vh}$ .

2. Kontrolni vhod ostane vezan na  $U_{DD}$ , enosmerno komponento na analognem vhodu pa postavimo z uporovnim delilnikom na polovico napajalne napetosti. Upornost stikala merimo z ohmmetrom. Napajalno napetost spreminjamo med 5 do 15V (slika 15).
3. Na kontrolni vhod stikala priključimo impulzni generator, kateremu predhodno nastavimo amplitudo in enosmerno komponento tako, da gre med 0V in  $U_{DD}$ . Frekvenca signala naj bo 1 kHz.



Slika 15: Meritev upornosti stikala v odvisnosti od  $U_{DD}$ .

Na sponko stikala in  $U_{SS}$  priključimo znano kapacitivnost in upornost, drugo sponko stikala pa vežemo na 0V. Vpliv preklopov opazujemo na osciloskopu. Priporočljivo je uporabiti delilno sondo, ker ima majhno vhodno kapacitivnost. Vhodna kapacitivnost direktne sonde je od 50 do 80 pF, vhodna kapacitivnost delilne sonde 1:10 pa je približno 8 pF. Poenostavljena shema merilnega vezja je prikazana na sliki 16.



Slika 16: Meritev prenosa naboja pri preklopu.

$$U_{DD} = 10V$$

$C_S$  parazitna kapacitivnost med digitalnim in analognim delom

$C_{OUT}$  izhodna kapacitivnost stikala (= 8 pF)

$C_{OSC}$  kapacitivnost sonde osciloskopa

$C$  dodana zunanja kapacitivnost (= 100 pF)

$R$  paralelna upornost za praznenje kapacitivnosti (= 100 k $\Omega$ )

Po preklopu se kapacitivnosti na analogni strani nabijejo preko parazitne kapacitivnosti, nato se preko upornosti  $R$  izpraznijo. Naboj, ki se prenese pri vsakem preklopu, izračunamo po enačbi (15)

$$Q = \Delta U_{izh}(C_{izh} + C_{osc} + C) \quad (15)$$

## Vaja 7: Števec

Uporabite integrirano vezje SN 7493 kot šestnajstiški in kot dekadni števec. Za oba primera določite potrebne povezave ter narišite vhodni ter vse štiri izhodne signale v odvisnosti od časa.

Slika 17: Podatki o vezju.

### **Opis:**

Vezje je sestavljeno iz dveh delov:

1. enega bistabilnega multivibratorja (vhod in izhod A)
2. verige treh bistabilnih multivibratorjev (vhod B, izhodi B, C in D).

Reset vhod je skupen za oba dela. Če želimo imeti šestnajstiški števec, moramo vse štiri multivibratorje vezati v verigo. To dosežemo tako, da povežemo oba dela vezja. S

tem dobimo 4 dvojiške delitve vhodnih impulzov, celotna delitev je  $2^4 = 16$ .

Osnova za desetiški števec je šestnajstiški števec. Delitev z 10 dosežemo tako, da se vezje resetira po desetem vhodnem impulzu. Predpostavimo, da je na začetku štetja stanje na izhodih 0000. Po desetem vhodnem impulzu dobimo pri šestnajstiškem števcu stanje 1010. Če želimo imeti desetiški števec, mora ta kombinacija izhodov vezje resetirati. S tem dosežemo, da se po desetem vhodnem impulzu vezje postavi v začetno stanje.

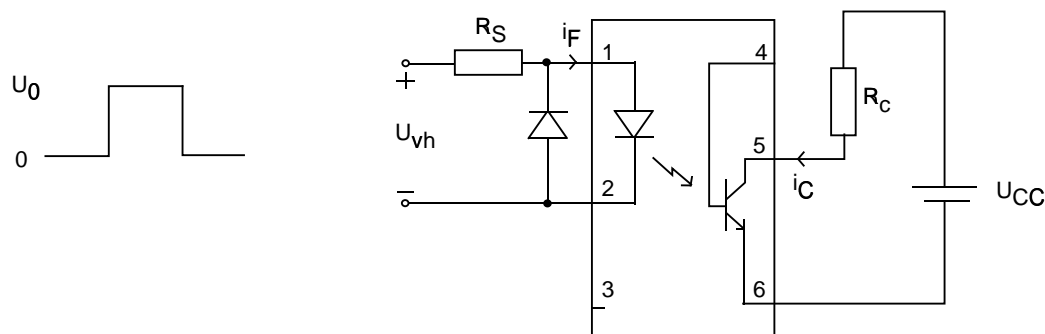
### **Meritev:**

Za oba načina štetja naredimo ustrezne povezave. Na vhod priključimo generator pravokotnih impulzov kateremu nastavimo ustrezne nivoje ("0": od 0 do 0.8V, "1": od 2V do  $U_{CC}$ ). Vhodna napetost, ki je višja od napajalne napetosti ali nižja od 0V lahko vezje **uniči**.

Z enima kanalom osciloskopa opazujemo izhod, ki ima najmanjše število preklopov. Signal na tem izhodu je referenčni glede časovnega poteka ostalih, z njim tudi prožimo osciloskop. Drugi kanal uporabimo za opazovanje ostalih izhodov in vhoda.

## Vaja 8: Optični spojnik

1. Določite prenosno karakteristiko  $i_C(i_F)$  pri podanem optičnem spojniku (slika 18).
2. Izmerite zgornjo frekvenčno mejo  $f^m$  in ugotovite za koliko se spremeni, če dodamo tranzistorju povratno vezavo.



Slika 18: Shema vezja.

### Opis:

Vezje je sestavljeno iz LED diode in fototranzistorjev. Če teče preko diode tok, postane dioda vir svetlobe. Pod vplivom te svetlobe se v bazi tranzistorja generirajo nosilci in tranzistor začne prevajati. Bistvena lastnost tega vezja je popolna galvanska ločitev vira ( $u_s$ ) od bremena ( $R_C$ ).

LED dioda ne prenese visoke zaporne napetosti ( $U_{R_{max}}$  je približno 3V). Zato je za zaščito vzporedno z LED diodo dodana običajna dioda.

### Meritev:

Prenosno karakteristiko  $i_C(i_F)$  določimo tako, da preko upornosti  $R_S$  priključimo spremenljivi vir enosmerne napetosti. Tok preko diode povečujemo vse dokler tranzistor ne preide iz aktivnega področja v nasičenje. Tokovno ojačanje je razmerje obeh tokov (16)

$$A_I = \frac{\Delta i_C}{\Delta i_F} \quad (16)$$

Frekvenčno mejo določimo z opazovanjem odziva na impulz. Diodo krmilimo s pravokotnimi impulzi katerih amplitudo in enosmerno komponento nastavimo tako, da je tranzistor v aktivnem področju. Z osciloskopom izmerimo čas vzpona izhodne napetosti. Odvisnost časa vzpona  $t_v$  in zgornje frekvenčne meje  $f^m$  podaja enačba (17)

$$t_v \cdot f^m = 0.35 \quad (17)$$

Povratno vezavo naredimo, če med kolektor in bazo priključimo upornost ( $R = 1 \text{ M}\Omega$ ). S tem povišamo zgornjo frekvenčno mejo ( $f^m f > f^m$ ), vendar hkrati pri enakem krmiljenju zmanjšamo amplitudo izhodnih impulzov ( $u_{izh}^f < u_{izh}$ ).

# Vaja 1: Rezultati

Ime in priimek \_\_\_\_\_

Izračun	Meritev
R =	R =
$u_{izhMAX}$ =	$u_{izhMAX}$ =
$u_{izhMIN}$ =	$u_{izhMIN}$ =



Slika 19: Grafičen potek  $u_{vh}$  in  $u_{izh}$ .



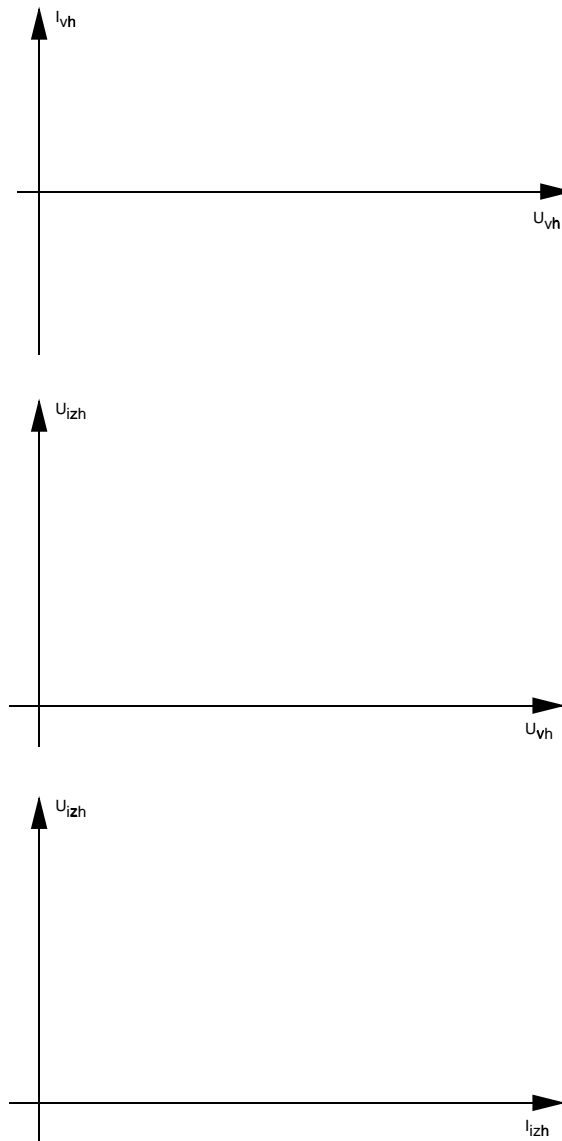
## Vaja 2: Rezultati

Vezje brez diode		Vezje z diodo	
$U_{BES}$	=	$U_{BE}$	=
$U_{CES}$	=	$U_{CE}$	=
$I_B$	=	$I_D$ (izračunan)	=
$I_C$	=	$I_D$ (izmerjen)	=
$t_s$	=	$t_s$	=
$t_{90\%}$	=	$t_{90\%}$	=
$t_{dOFF}$	=	$t_{dOFF}$	=

### Vaja 3: Rezultati

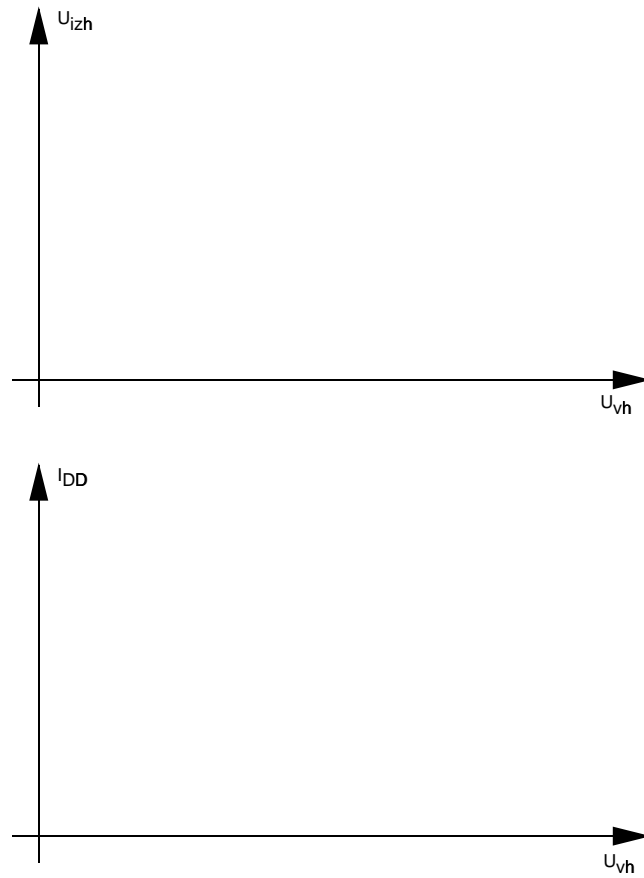
$U_{vh}$	$U_{CC} = 4.5V$		$U_{CC} = 5.5V$	
	$I_{vh}$	$U_{izh}$	$I_{vh}$	$U_{izh}$

$I_{izh}$	$U_{izh}$



Slika 20: Grafičen prikaz rezultatov.

## Vaja 4: Rezultati



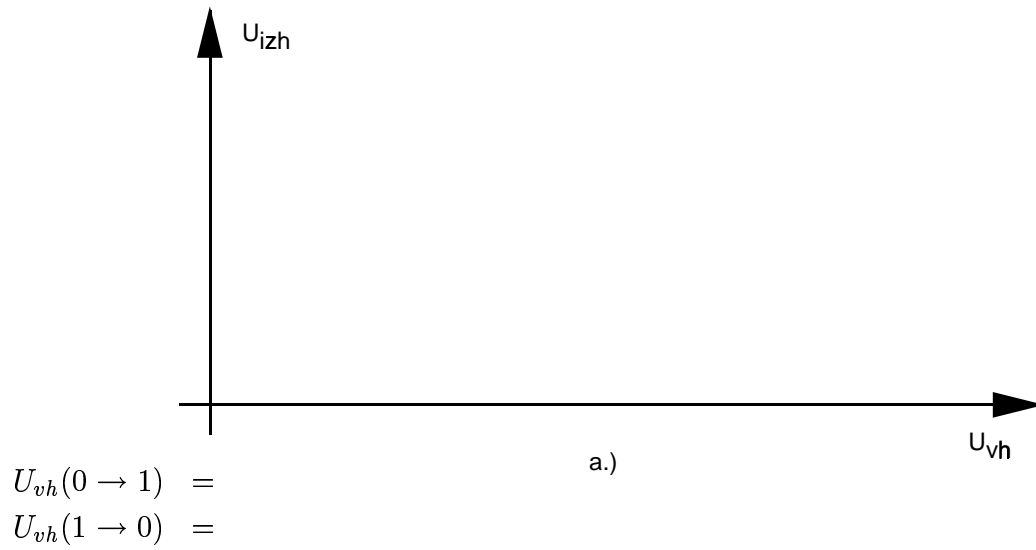
Slika 21: Grafičen prikaz prenosne karakteristike.

$$I_{DD}(n = 1, 1MHz) =$$

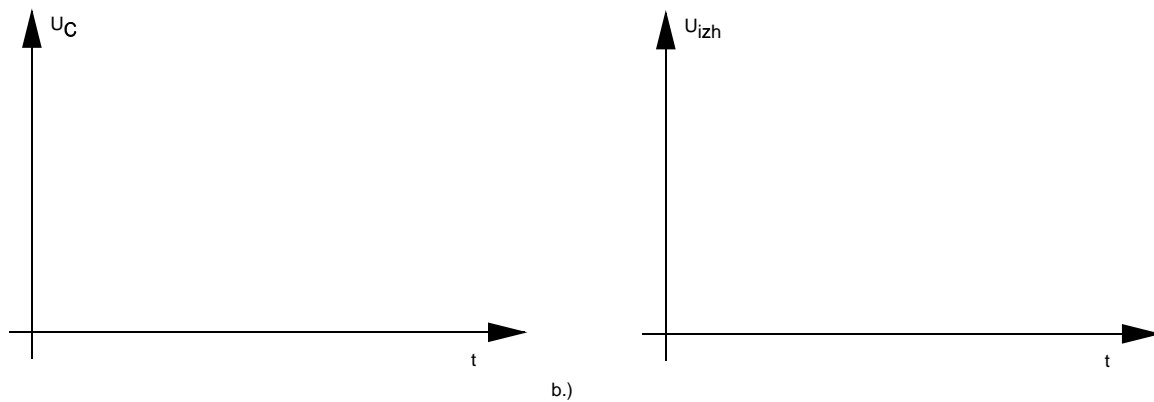
$$Q_P =$$

$$I_{DD}(n = 2, 2MHz) =$$

## Vaja 5: Rezultati

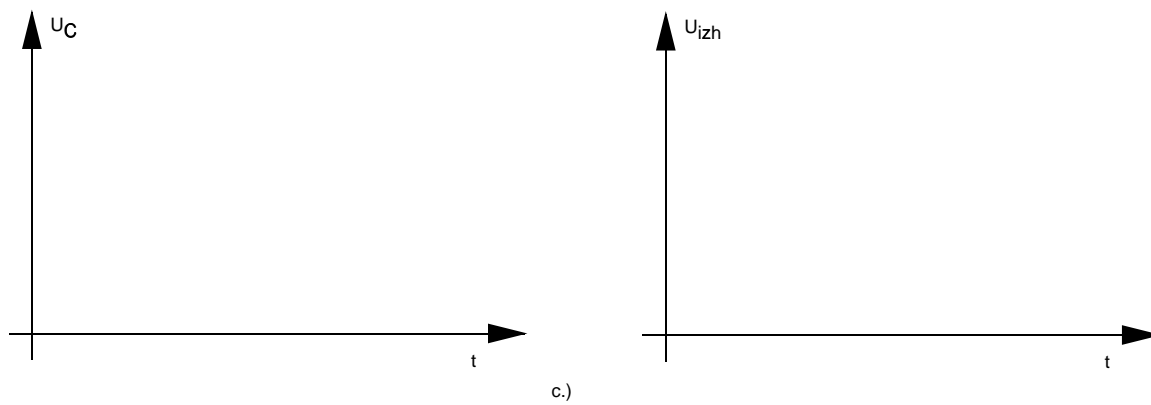


Slika 22: Prenosna karakteristika  $u_{izh}(u_{vh})$ .



Slika 23: Potek  $u_{izh}$  in  $u_C$ .

$$\begin{aligned}
 R &= \\
 U_{C \min} &= \\
 U_{C \max} &= \\
 f &=
 \end{aligned}$$



Slika 24: Potek  $u_{izh}$  in  $u_C$ .

$R_1 =$   
 $R_2 =$   
 $f =$

## Vaja 6: Rezultati

$U_{DD} = 5V$	
$U_{vh}$	$r_{on}$

$U_{DD} = 10V$	
$U_{vh}$	$r_{on}$

$U_{DD}$	$r_{on}$

Meritev 1

Meritev 2



Slika 25: Grafičen prikaz upornosti stikala (meritev 1)



Slika 26: Grafičen prikaz upornosti stikala (meritev 2)

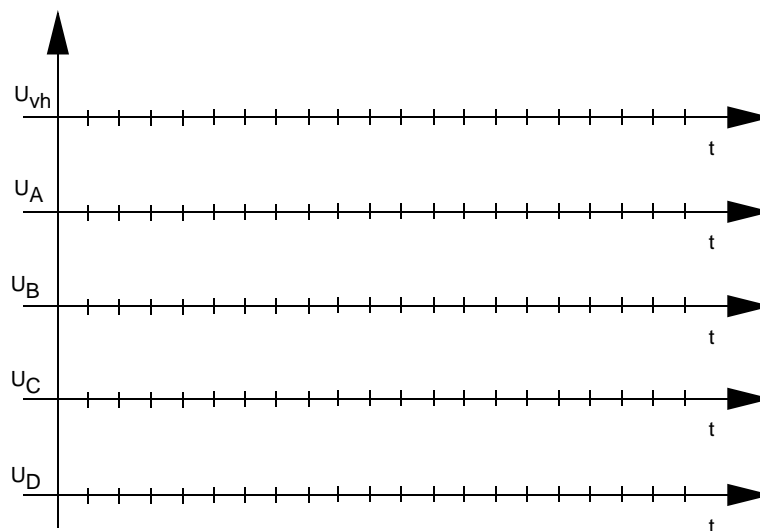
Meritev 3:

$$\Delta Q_{izh} =$$

$$Q =$$

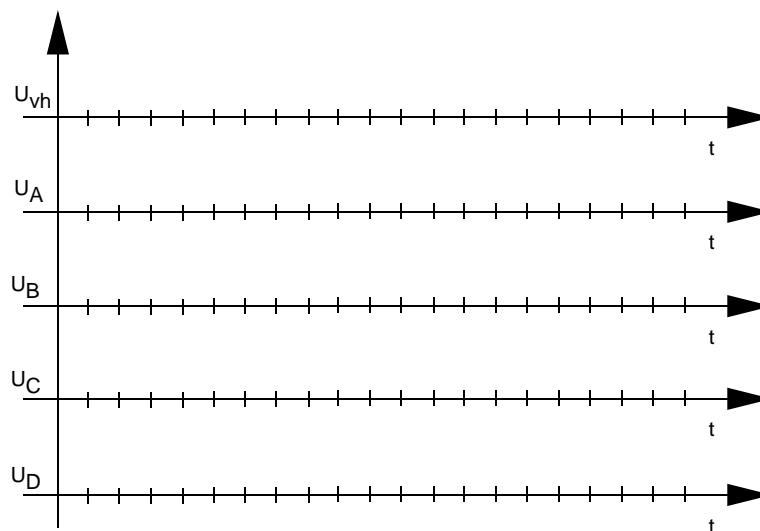
## Vaja 7: Rezultati

Šestnajstiški števec:



Slika 27: Šestnajstiški števec.

Desetiški števec:



Slika 28: Desetiški števec.

## Vaja 8: Rezultati

$i_F$ [mA]	$i_C$ [mA]	$A_I$ (en. 16)



Slika 29:  $i_C$  in  $A_I$  v odvisnosti od  $i_F$ .

$$f^m f =$$

$$f^m =$$

$$u_{izh}^f =$$

$$u_{izh} =$$