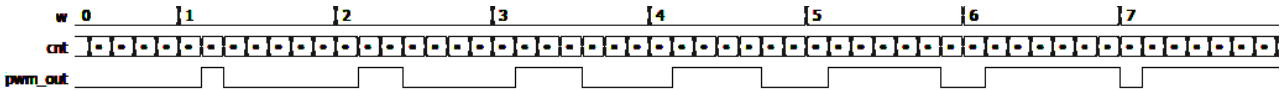


3. vaja: Pulzno-širinski modulator

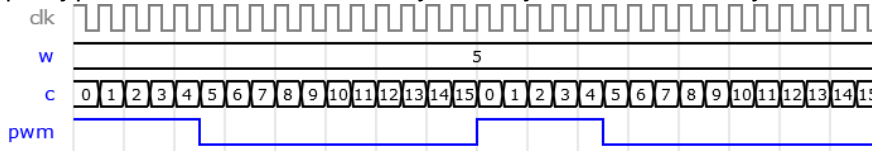
Pulzno-širinska modulacija (angl. *PWM – Pulse Width Modulation*) temelji na nastavljanju razmerja med impulzom in pavzo periodičnega signala za prenos informacije. Digitalni modulator PWM ima enobitni izhod, ki preklaplja med Vcc in GND. Izhod PWM uporabimo za krmiljenje svetlosti LED, motorjev ipd. Povprečna vrednost izhodne napetosti je odvisna od širine impulza v primerjavi s pavzo. Primer izhodnega signala (*pwm_out*) v odvisnosti od nastavljene širine *w*:



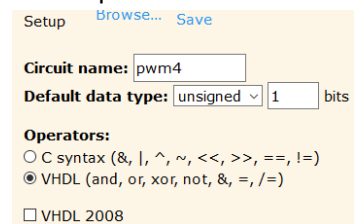
Model vezja PWM4

Naredi 4-bitni pulzno-širinski modulator, ki je sestavljen iz 4-bitnega števca in primerjalnika. Vezje ima na vhodu uro in 4-bitni podatek o širini impulza *w*, na izhodu pa enobitni signal *pwm*. Izhod modulatorja naj bo narejen s primerjalnikom med vhodno vrednostjo in trenutno vrednostjo števca.

1. Preizkusi delovanje vezja s simulacijo, pri kateri nastavi vhodno uro in vhodno širino impulza ter opazuj periodičen izhod. Za simulacijo v orodju SHDL nastavi vsaj 32 ciklov (2 periodi števca).



2. Razmisli kako mora šteti števec, da bo pri *w=0* na izhodu konstantna 0, pri *w=15* pa konstantna 1 in ustrezno popravi opis vezja.
3. V nastavitvah določi ime vezja: **pwm4**, odstrani kljukico pri VHDL 2008, klikni na VHDL in copy za prenos kode v odložišče.

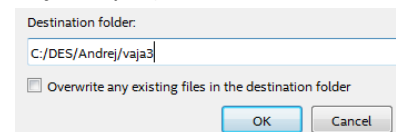


Preizkus na razvojni plošči

Preizkusi delovanje modulatorja na razvojni plošči, kjer bomo s tipkam nastavljali širino impulza in opazovali izhod na LED. Zaradi visoke frekvence ure, ne bomo videli utripanja LED ampak le povprečno svetlost.

1. Odpri arhiv projekta programa *Quartus sistemDES3.qar* in ga razširi v svojo mapo (nastavi Destination Folder). Projekt vsebuje 3 datoteke, ki opisujejo digitalno vezje:

- *sistem.vhd*, digitalni sistem iz dveh datotek
- *IOmod.vhd*, vmesnik za dostop do perifernih enot
- *pwm4.vhd*, 4-bitni pulzni modulatorja (še ni narejen)



2. Projekt prevedi, da se bo pokazala hierarhija datotek, z dvoklikom odpri *pwm4.vhd* in zamenjaj vsebino s kodo VHDL iz spletne strani.



3. Ponovno prevedi vezje, prikljopi razvojno ploščo, naloži in preizkusi delovanje. Izhod modulatorja je v datoteki *sistem.vhd* povezan na led(7).

4. *Kako bi nadgradil vezje s števcem, ki bi namesto tipk nastavljal širino impulzov? Števec bi se moral počasi povečevati, npr. ob uri *clk2* (2 Hz), ki je na voljo v *sistem.vhd*.