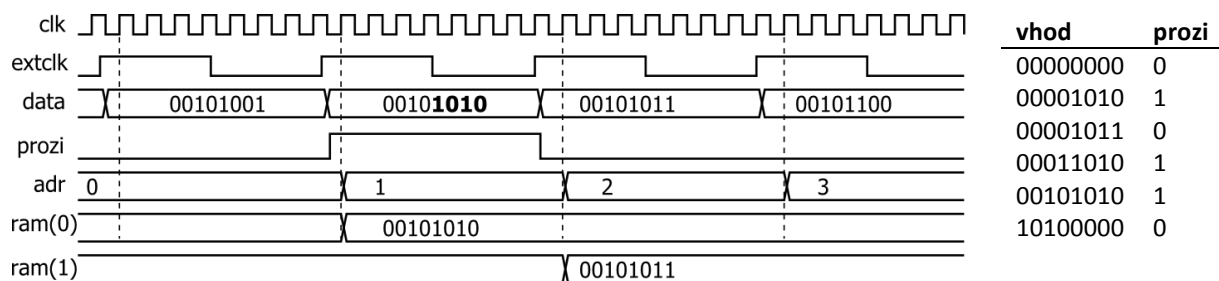


V3. Proženje analizatorja

Logični analizator uporabljamo tako, da vhodne signale (ali del vhodnih signalov) povežemo na opazovano vodilo in sprožimo zajem ter shranjevanje logičnih vrednosti. Običajno nas posebej zanima določeno stanje opazovanega vodila, ki ga lahko zaznamo s pravilno nastavljenim proženjem.

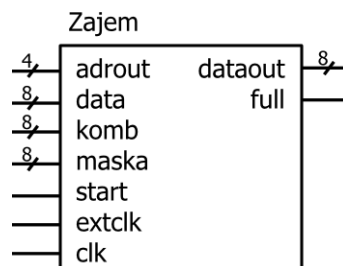
Proženje analizatorja naj bo vezano na nastavljeno 8-bitno logično kombinacijo in masko, ki določa, kateri izmed vhodnih signalov sestavljajo prožilno kombinacijo. Pri proženju sodelujejo le biti, ki so v maski postavljeni na 1.

Primer: proženje in zajem vrednosti signalov na kombinacijo 1010 na spodnjih štirih bitih 8-bitnega vhodnega signala. Nastavimo: komb = nnnn1010, maska = 00001111



Naloga

Ugotovi, kako bi v jeziku VHDL z logičnimi izrazi nad vhodnimi podatki, kombinacijo in masko določil enobitni prožilni signal.



Naredi nadgradnjo sekvenčnega vezja za zajem logičnih signalov z možnostjo proženja. Dodaj v vezje 8-bitna vhoda (komb in maska). Vezje naj po impulzu start čaka na prožilni signal, potem pa zajame zaporedne vrednosti na vodilu in jih shrani v pomnilnik (namig: dodaj novo stanje).

Delovanje vezja preizkusi s testno strukturo. Razmisli in spremeni logiko analizatorja tako, da bo shranil v pomnilnik tudi logično vrednost vodila, ki se je pojavila en cikel pred prožilno kombinacijo.