

Vaja 10

Pulzno-širinski modulator

Pri tej vaji boste spoznali koncept pulzno-širinske modulacije (PWM - Pulse Width Modulation). Načrtali boste vezje, ki bo krmililo svetlost LED diod s pulzno-širinsko modulacijo. Komponento vezja boste naredili v jeziku SHDL in simulirali v spletnem orodju, nato pa jo priključili na mikroprocesorski sistem in napisali program za spreminjanje svetlosti LED.

10.1 Pulzno-širinska modulacija

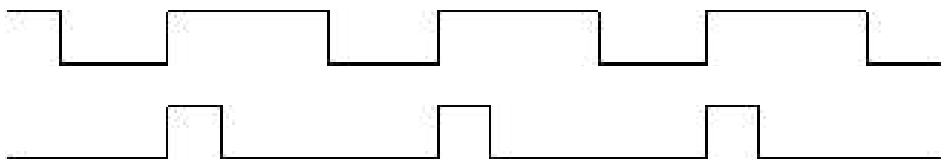
Pulzno-širinska modulacija nam omogoča, da zgolj s pomočjo digitalnih gradnikov na izhodu vezja generiramo signale različne moči. Tako lahko brez uporabe digitalno-analognih pretvornikov zvezno krmilimo naprave, naprimer spreminjamo hitrost servo motorjev, svetilnost LED diod in podobno.

Vzemimo digitalen pravokoten signal frekvence f (slika 10.1), ki je polovico časa na visokem nivoju, polovico časa pa na nizkem nivoju. Do porabnika (npr. LED) se bo prenesla polovica vse razpoložljive moči. Če *pri isti frekvenci* spremenimo delež časa, ko je signal na visokem nivoju, lahko to moč povečamo ali zmanjšamo, kot to prikazuje slika 10.2.

Pri tem se spreminja samo delež časa, ko je signal v visokem nivoju, frekvenca signala pa ostaja enaka (primerjajte zgornje poteke signala). Po-



Slika 10.1: Pravokoten signal, ki je polovico časa na visokem nivoju prenese porabniku polovico razpoložljive moči.



Slika 10.2: Dva pravokotna signala, ki porabniku preneseta različni delež razpoložljive moči: zgornji več kot polovico, spodnji manj kot polovico.

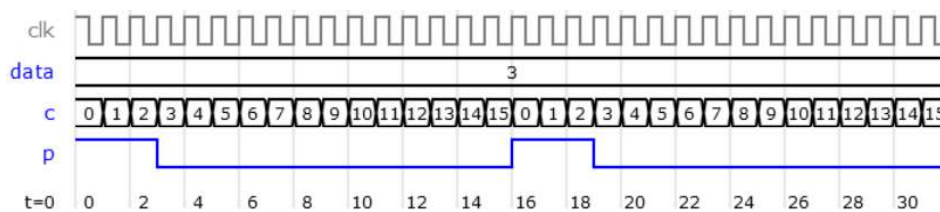
membno je naslednje: *frekvenca pulzno-širinskega modulatorja mora biti dovolj visoka, da ne moti delovanja naprave, ki jo krmilimo.*

V našem primeru bomo s pomočjo pulzno-širinske modulacije krmilili svetlost LED diode. To pomeni, da bo dioda del časa prižgana, del časa pa ugasnjena, vendar mora biti frekvenca dovolj hitra, da nas to ne bo motilo, torej da ne bomo več opazili utripanja diode, ampak samo to, da sveti temneje ali svetleje.

10.2 Vezje pulzno-širinskega modulatorja

Vezje pulzno-širinskega modulatorja vsebuje števec in primerjalnik. Vzemimo 4-bitni števec **c**, ki se spreminja ob fronti ure, kot prikazuje slika 10.3. Izhodnemu signalu **p** določimo vrednost 1, ko je vrednost števca manjša od vrednosti na vhodu **data**, v ostalih ciklih ure pa naj bo 0.

Ker se števec ciklično spreminja (med 0 in 15), bomo dobili pri konstantno nastavljenem vhodu na izhodu periodične impulze. Pri višji vrednosti vhoda, bo izhod dalj časa na 1, pri nižji pa manj. Modulatorju lahko dodamo še negiran izhod **q** za lepši učinek na razvojni plošči.



Slika 10.3: Izhod PWM določimo s primerjavo vhodne vrednosti in števcu.

10.3 Vaša naloga

- Naredite model 4-bitnega pulzno-širinskega modulatorja z imenom **pwm** v spletnem orodju: <https://lniv.fe.uni-lj.si/hdl/> Vezje ima 4-bitni vhod **data** in enobitna izhoda **p** in **q**.
- Delovanje vezja preverite na simulaciji, kjer nastavite konstantno vhodno vrednost za vsaj 32 period ure. Simulacijo izvedite večkrat in vsakokrat naj bo nastavljena drugačna vrednost vhoda **data**, npr. slika 10.3 prikazuje izhod **p** kadar je **data** enak 3.
- V programu Quartus odprite mikroprocesorski sistem iz zadnje vaje. Odprite novo datoteko vrste VHDL (File, New, VHDL File) in v urejevalnik kopirajte izhodno VHDL kodo iz spletnega orodja. Datoteko shranite z imenom **pwm.vhd** in dodajte v projekt (Project, Add Current File to Project).
- Naredite shematski simbol komponente **pwm** (File, Create, Create Symbol Files) in jo dodajte na glavno shemo. Podatkovni vhod povežite z izhodom procesnega bloka, oba izhoda komponente pa povežite na LED. Ura naj bo vezana na hitro uro clock50.
- Najprej prevedite sistem z obstoječim programom, ki daje na izhod zaporedne vrednosti ob pritisku na tipko S1 in preizkusite delovanje na razvojni plošči.
- Napišite program v zbirniku, ki ciklično spreminja vrednost v izhodnem registru: najprej jo povečuje od 0 do 15, nato zmanjšuje do 0 in vse skupaj ponavlja. Preverite delovanja na simulatorju, prenesite kodo v Quartus (program.vhd) in preizkusite na razvojni plošči.

Za pomoč pri pisanju programa smo pripravili del programa v zbirniku, ki povečuje vrednost spremenljivke `n` od 0 do 15 in jo vsakokrat pošlje na izhod. Ko pride do 15 pa skoči na drugi del programa, ki ga morate sami napisati.

```
start:  lda n
        outp izh
        add 1
        sta n
        sbt 15
        jze drugi
        jmp start

drugi:
n       db 0
izh     db 0
```

Razmisli

Pulzno-širinski modulator deluje pravilno pod pogojem, da se vhod spreminja počasneje, kot je cikel štetja (16 period ure).

- Kaj se zgodi z izhodnim impulzom, če se vhod spremeni sredi cikla štetja?
- Kaj je potrebno narediti, da bo imela sprememba vrednosti vhoda vpliv na izhod šele ob naslednjem ciklu štetja?
- Pri najvišji vrednosti vhoda še vedno ne dobimo na izhod celotne moči, ker je izhod eno periodo na 0. Kako bi to popravili?