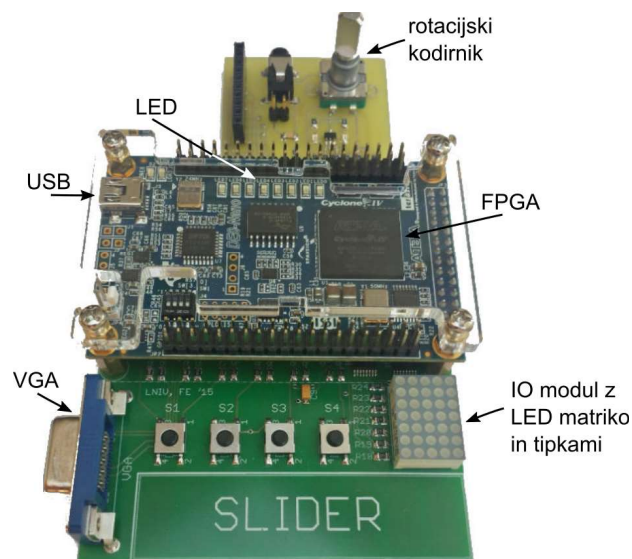


Vaja 1

Uvod v delo

Na laboratorijskih vajah bomo razvijali digitalna vezja in jih preizkušali na razvojnih ploščah DE0-Nano [1]. Slika 1.1 prikazuje razvojni sistem, ki ga sestavljajo programirljiva razvojna plošča z vezjem FPGA iz družine Cyclone IV E razširitveni IO modul s tipkami, LED matriko in izhodom VGA ter dodatne razširitvene plošče [2, 3].



Slika 1.1: Razvojni sistem DE0-Nano z razširitvenimi ploščami.

Razvojno orodje za programirljiva vezja ponuja proizvajalec vezij FPGA - v našem primeru podjetje Intel, ki je pred leti kupilo prvotnega proizvajalca Altera. Orodje **Quartus Prime - Lite** je na voljo na spletni strani: <https://fpgasoftware.intel.com/?edition=lite>.

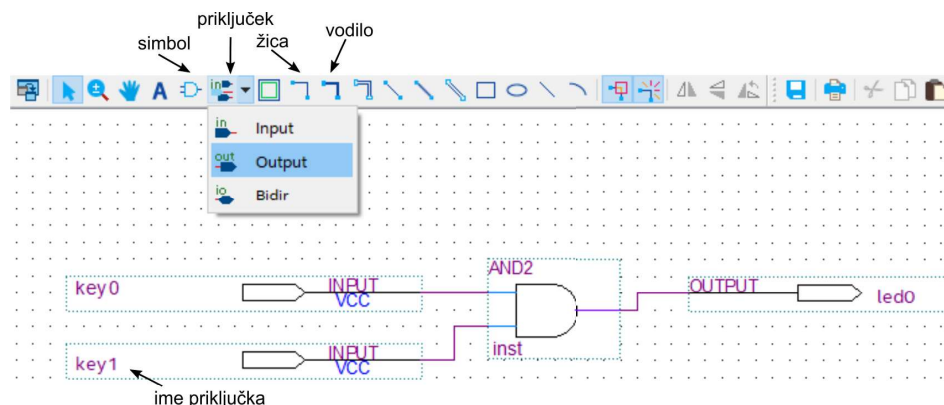
1.1 Izdelava novega projekta

V orodju **Quartus** naredimo nov projekt v nekaj korakih, ki jih ponuja *New Project Wizard*. Najprej določimo ime projekta (npr. vaja) in delovno mapo, dodamo obstoječe datoteke z opisom vezja, na koncu pa izberemo vrsto vezja FPGA: *Family Cyclone IV E* in *Name EP4CE22F17C6*. Razvojno orodje pripravi v izbrani mapi dve datoteki:

- vaja.qpf - glavna datoteka s katero odpremo projekt
- vaja.qsf - datoteka z nastavitvami: vrsta FPGA, priključki, ipd.

Izdelava sheme vezja

Novo shemo naredimo z ukazom *New, Block Diagram/Schematic File*. Celotno vezje po potrebi razdelimo na več shem. Glavno shemo, v kateri je celotno vezje, poimenujemo enako kot projekt (npr. vaja.bdf).



Slika 1.2: Orodja za risanje sheme vezja.

Slika 1.2 prikazuje urejevalnik in orodja oz. ikone za risanje sheme, ki so sestavljajo logični simboli iz knjižnice, povezave in zunanji priključki.

Simbolom zunanjih priključkov določimo ime, da jih bomo lahko povezali s priključnimi nožicami integriranega vezja.

Prevajanje in nalaganje

Najprej izvedemo analizo načrta vezja: *Processing, Start, Analysis, Ctrl+K*. V tem koraku se združijo vse datoteke z opisom vezja v enoten načrt. Quartus pri analizi javlja morebitne napake, npr. nepovezane vhode ali kratek stik izhodov. Če ni napak, izvedemo simulacijo ali pa nadaljujemo s prevajanjem oz. tehnološko preslikavo. V novem projektu moramo pred prevajanjem določiti lokacije zunanjih priključkov z orodjem *Pin Planner*, da bodo signali povezani z ustreznimi perifernimi enotami (tipkami, LED, ...).

Celotno prevajanje v izbrano tehnologijo izvedemo z ukazom: *Processing, Start Compilation, Ctrl+L*. Prevajanje je zahteven proces, ki traja nekaj minut, potrebno pa je pri vsaki spremembi vezja, vključenih datotek ali nastavitev priključkov.

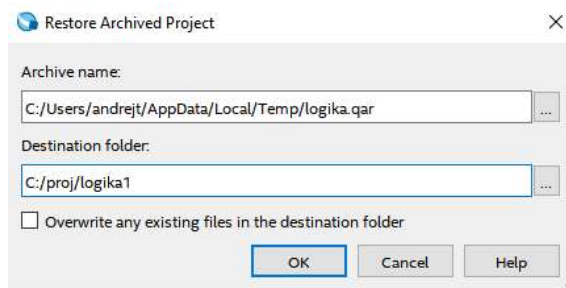
Pred pričetkom nalaganja (programiranja) vezja FPGA povežemo razvojno ploščo z računalnikom. Razvojna plošča ima vgrajen programator in se računalniku predstavi kot naprava *USB-Blaster*. Ko je povezava vzpostavljena izberemo v orodju **Quartus Tools, Programmer** in kliknemo gumb Start za prenos podatkov.

Arhiviranje

Orodje **Quartus** izdelava med prevajanjem precej pomožnih datotek in map. Projekt za zelo majhna vezja vsebuje skoraj 100 datotek v skupni velikosti nekaj MB, čeprav smo za opis potrebovali le tri izvirne datoteke: glavno (.qpf), nastavitve (.qsf) in shemo (.bdf). Za shranjevanje projektov je na voljo arhiviranje: *Project, Archive Project*, ki v zgoščeno datoteko shrani le izvirne datoteke. Določiti je potrebno le ime arhiva, ki se shrani v datoteko s končnico **.qar** znotraj projektne mape.

1.2 Kaj imate že na razpolago?

Na laboratorijskih vajah bomo uporabljali arhivirane projekte za varnostno kopiranje in kot predloge posamezne vaje. Predloga projekta bo vsebovala delno narisan načrt vezja, specifične komponente (npr. IOmodul) ter vse nastavitve. Ob dvokliku na datoteko s končnico *.qar* odpremo **Quartus**, ki restavrira projekt iz arhiva. Pri tem moramo določiti ciljno mapo (*Destination Folder*) v kateri bo celoten projekt, kot prikazuje slika 1.3.



Slika 1.3: Restavriranje projekta iz arhiva.

1.3 Kaj morate narediti vi?

Sledite navodilom asistenta na vajah in naredite enostaven projekt v orodju **Quartus**, ga prevedite, preizkusite na razvojni plošči in na koncu naredite arhiv.