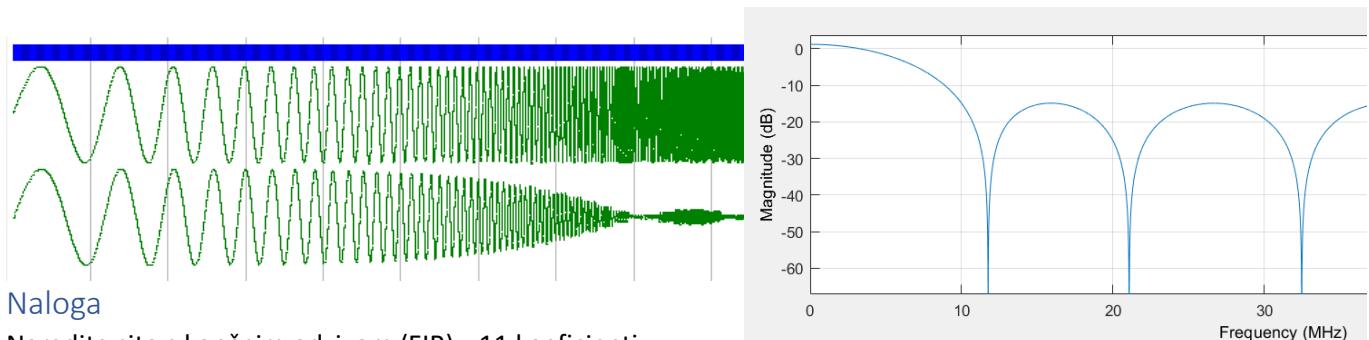


Vaja 8 – Digitalno sito

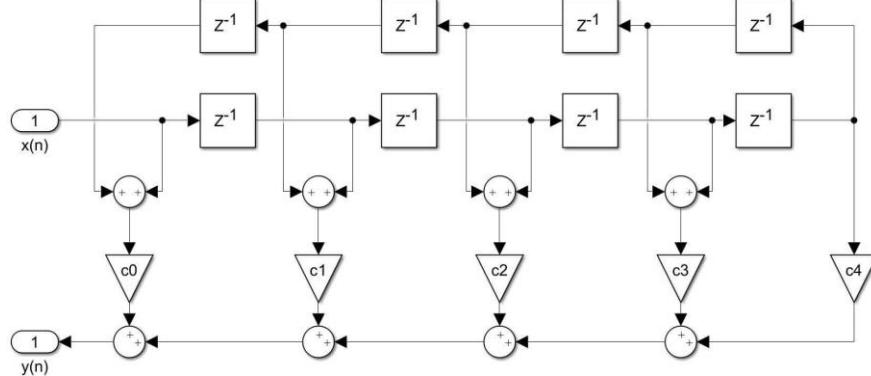
V digitalnem vezju bomo naredili nizkopasovno FIR sito, ki prepušča nizke frekvence in zaduši visoke. Vezje v jeziku SHDL bomo prevedli v VHDL in simulirali s programom ModelSIM.



Naredite sito s končnim odzivom (FIR) z 11 koeficienti:

$$c_0 = c_{10} = 110, c_1 = c_9 = 69, c_2 = c_8 = 83, c_3 = c_7 = 95, c_4 = c_6 = 102, c_5 = 105$$

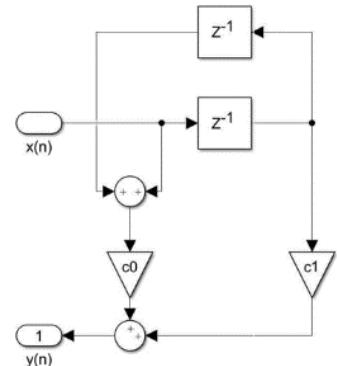
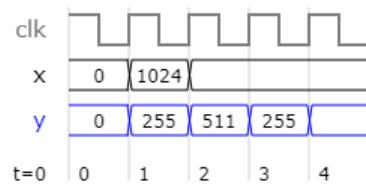
Uporabili bomo shemo prepognjenega sita, ki zaradi simetrije potrebuje le 5 množilnikov. Vhod v vezje ob n -tem ciklu ure je $x[n]$, z^{-1} so zakasnilni elementi, $y[n]$ pa je izhodni signal iz vezja.



Model vezja v SHDL

Za vzorec vzemimo model prepognjenega sita s tremi koeficienti. Vhod in izhod sta 14-bitna predznačena vektorja, koeficiente pa sta 10-bitna. Za vsoto produktov bomo rezervirali 25 bitov.

```
entity fir
  x: in s14;
  y: out s14;
  x1,x2,x3: s14
  c0: s10 = 255;
  c1: s10 = 511;
  sum: s25
begin
  x1 <= x
  x2 <= x1
  sum = c0*(x+x2)+c1*(x1(13) & x1);
  y = sum(23:10)
end
```



Zakasnilne elemente opišemo s prireditvijo \leq , ki v jeziku SHDL opisuje registre. Pri množenju z $x1$ smo vektor razširili za 1 bit ($x1(13) \& x1$), da imamo enako velik vektor kot pri vsoti $x+x2$. Izraz Vsota sum(23:10) predstavlja deljenje vsote z 2^{10} , ker so dejanski koeficienti sita realne vrednosti v obliki ulomka: $255/1024, 511/1024$.

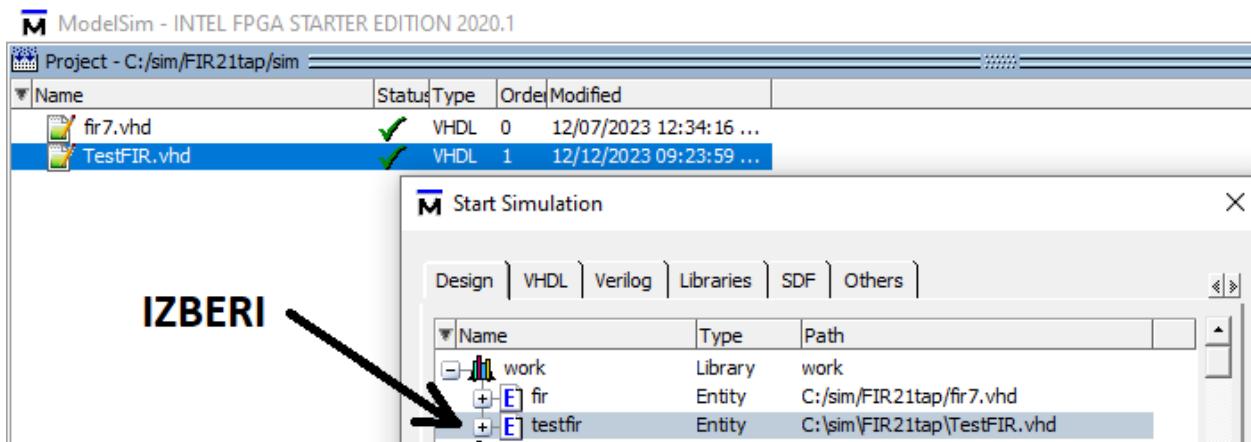
Simulacija v SHDL

V orodju SHDL bomo preizkusili delovanje sita z impulznim odzivom. Če nastavimo na vhod impulz amplitude 1024, bomo na izhodu v zaporednih ciklih dobili vse koeficiente.

Simulacijo odziva na sinusni signal bomo delali v orodju VHDL. S klikom na gumb VHDL in Copy kopirajte prevedeni model sita v jeziku VHDL in prenesite kodo v urejevalnik (npr. Notepad++).

Simulacija v programu ModelSIM

V programu ModelSIM naredite nov projekt v katerega dodajte sito **fir.vhd** in testno strukturo **TestFIR.vhd**. Obe vezji prevedite (Compile All), začnite simulacijo (Simulate, Start) in iz knjižnice **work** izberite **testfir**:



Na simulacijsko okno dodajte vse signale: Add, To Wave, All. Testna struktura na vhod filtra pošilja frekvenčno spremenjajoč se sinusni signal, ki se od nizkih proti visokim frekvencam. Simulacijo izvedite z: Run –All in opazujte vhodni in izhodni signal. Za oba signala najprej določite podatkovni tip (desni klik, Radix, Decimal), nato pa analogni prikaz (desni klik, Format, Analog).

Vprašanje

Tukaj je slika direktne oblike FIR sita. Kakšne so prednosti prepognjene oblike pred direktno obliko?

