Laboratorij za načrtovanje integriranih vezij

Univerza *v Ljubljani*
Fakulteta *za elektrotehniko*

Andrej Trost

Uvod v laboratorijske vaje 2020/21

Integrirana vezja
Načrtovanje digitalnih elektronskih sistemov

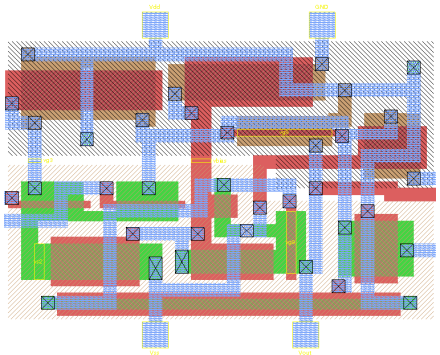
https://lniv.fe.uni-lj.si/b.html

https://lniv.fe.uni-lj.si/altera/

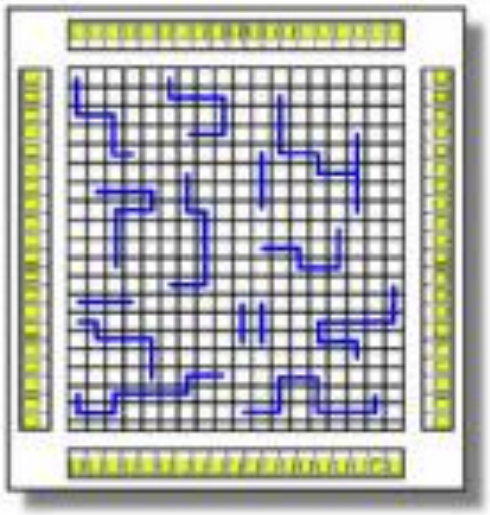
Digitalna integrirana vezja - tehnologija

- razvoj popolnoma naročniških digitalnih integriranih vezij je zelo zahteven
- nekatere tehnološke izvedbe omogočajo avtomatizacijo: uporaba standardnih celic ali polja vrat
  - Electronic Design Automation tools

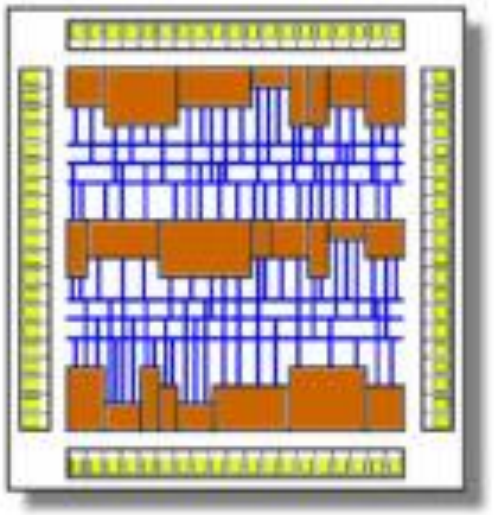
naročniška



polje vrat



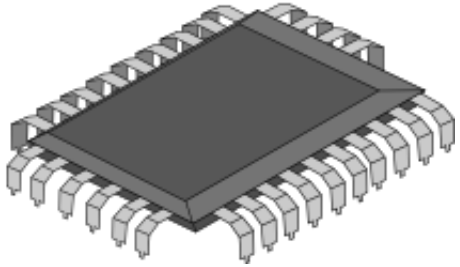
standardne celice



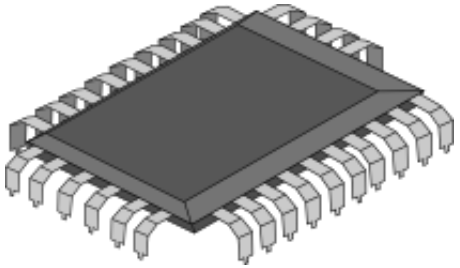
Digitalna integrirana vezja - funkcija

logični gradniki 74nn

mikroprocesor



namensko vezje ASIC

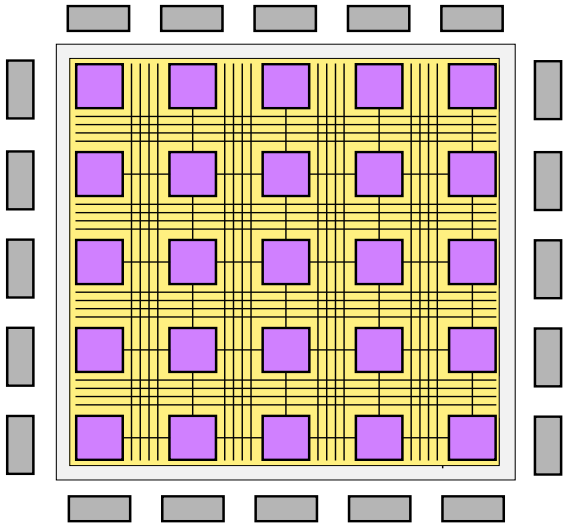


Po funkciji jih delimo na:

- enostavne logične gradnike
- vezja za specifičen namen (Application Specific IC)
- univerzalna vezja, npr. mikroprocesorji

Programirljiva vezja FPGA

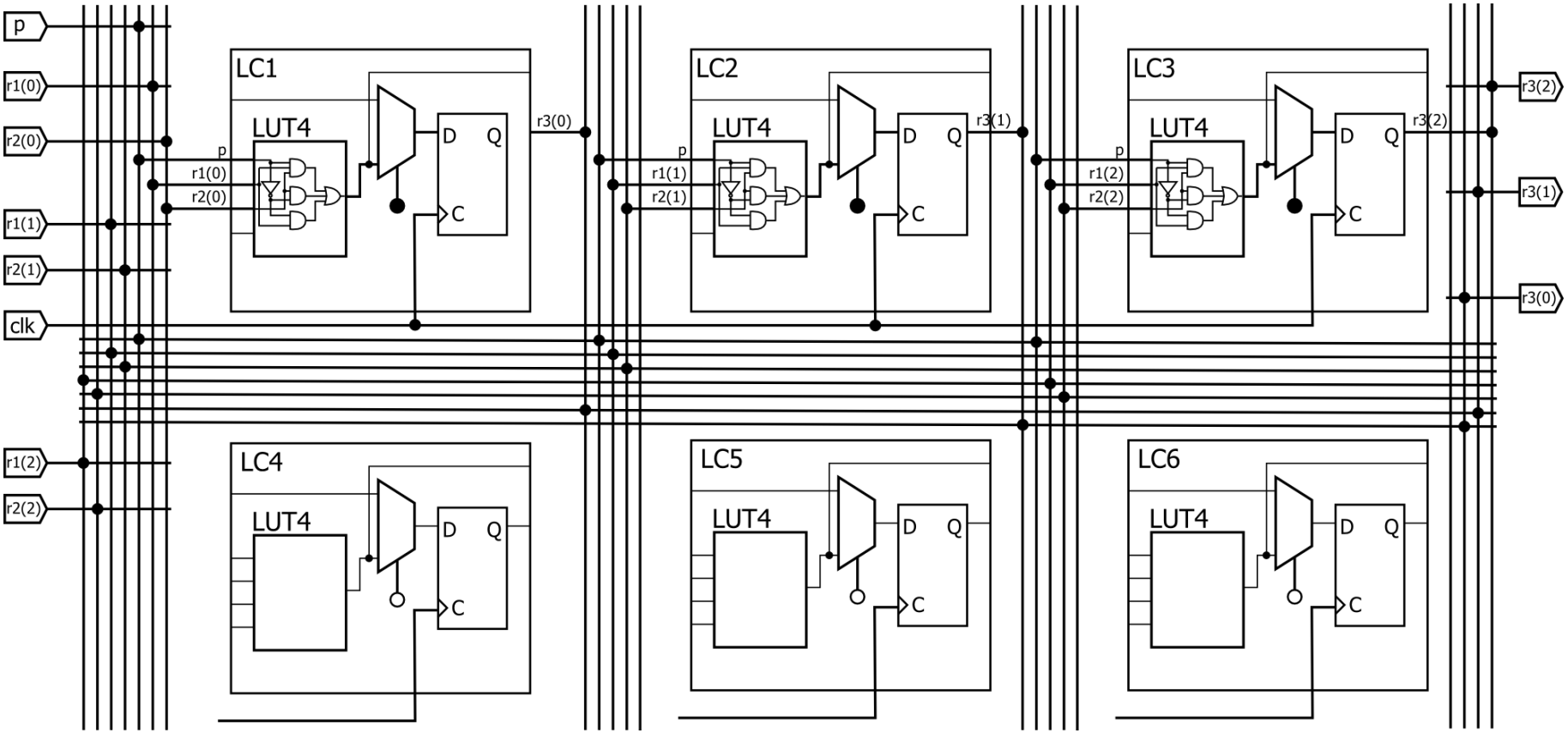
- programirljiva vezja omogočajo razvoj namenskega vezja z vnaprej izdelanim čipom
- hiter razvoj, univerzalnost, hitra obdelava signalov in odziv paralelno delovanje
- standarden opis vezja (VHDL, Verilog)



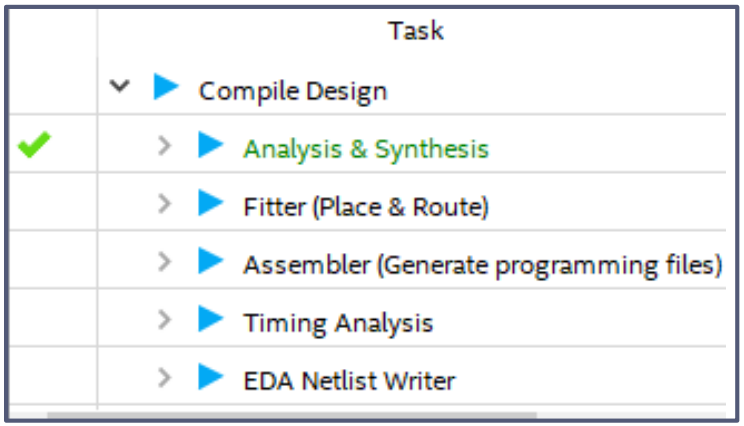
Field Programmable Gate Array

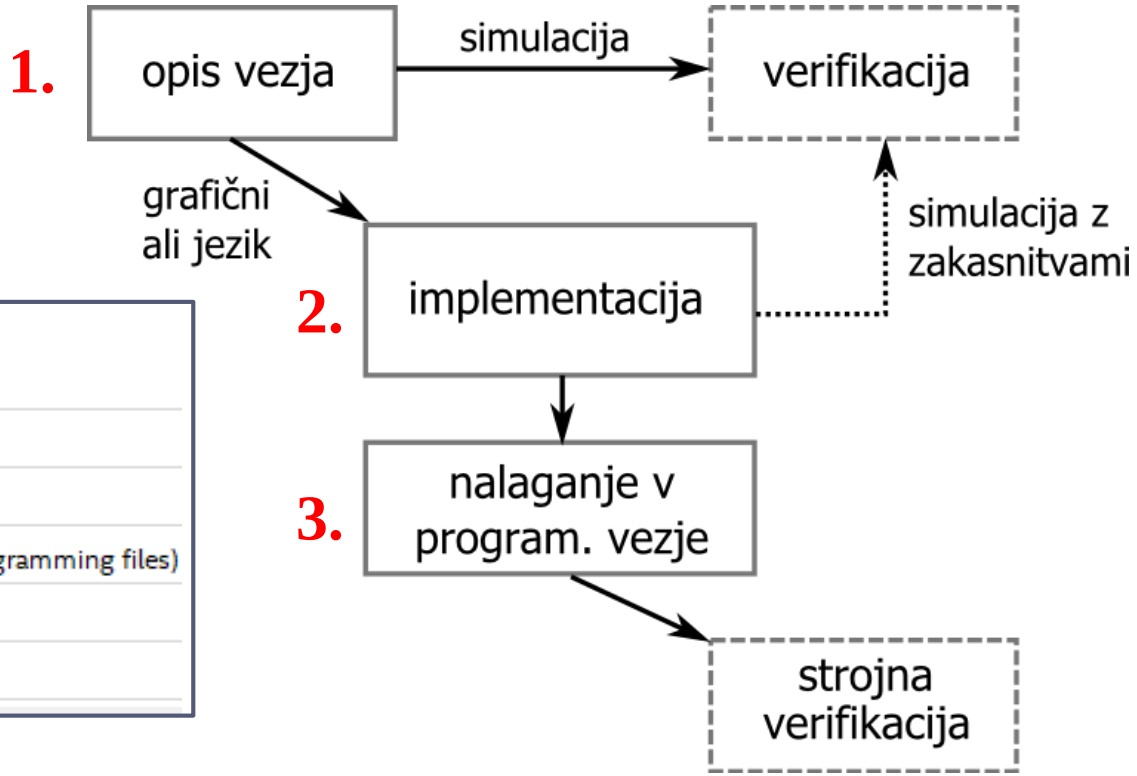
Izdelava digitalnega vezja v FPGA

- določimo vsebino in povezave v logičnih celicah
- vzpostavimo povezave v matriki in z zunanjimi priključki
- postopek tehnološke preslikave je avtomatiziran!



Koraki dela z orodji za vezja FPGA

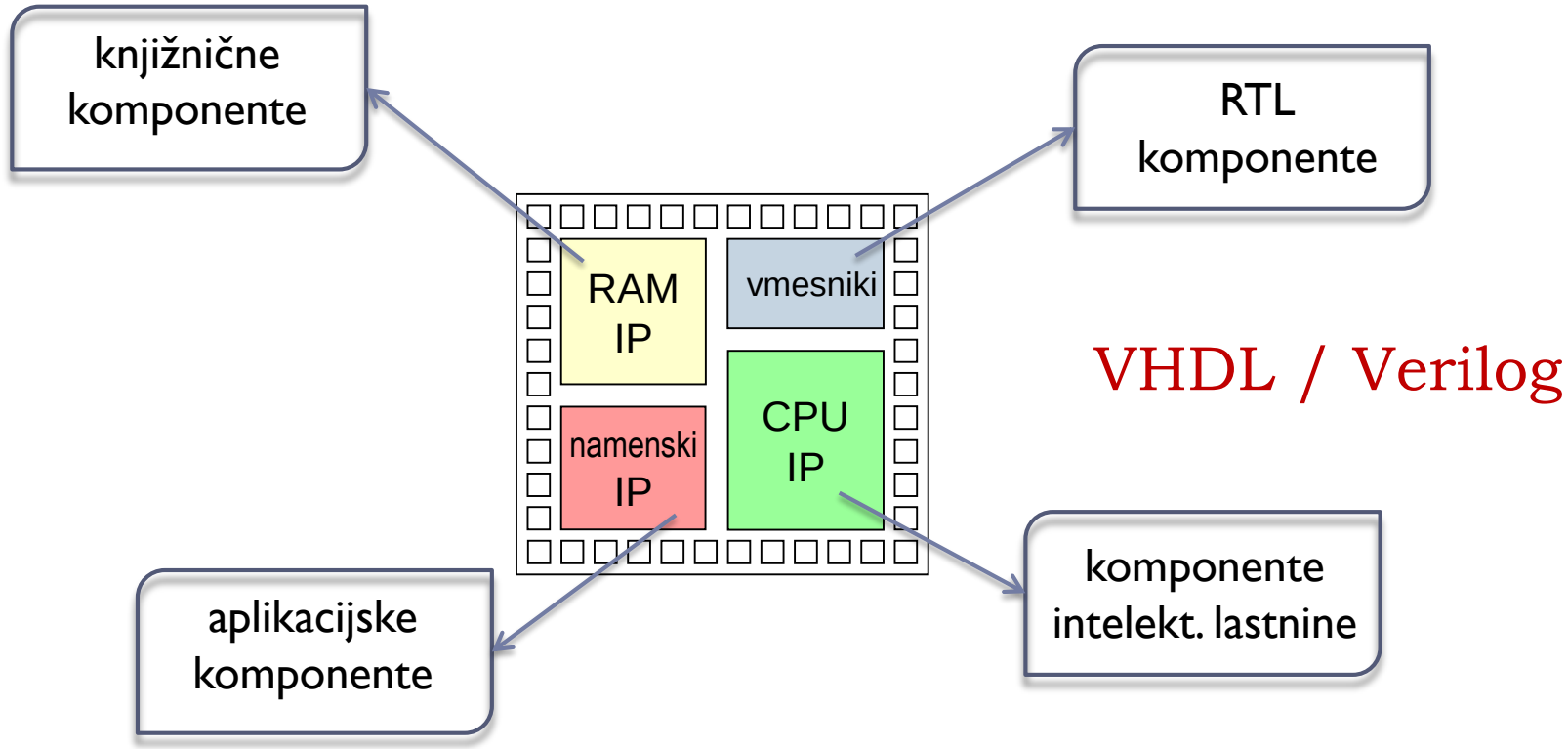




Altera DE0 Nano

Razvoj digitalnega vezja / sistema

- sistemi iz vnaprej pripravljenih komponent (knjižnica, IP) in specifičnih vezij
- vezja z natančnimi časovnimi parametri in omejitvami sintetiziramo iz opisa VHDL ali Verilog



Študent bo znal:

Opisati logično vezje

- strukturno (shema)
- funkcijsko
- RTL in
- postopkovno

- razviti preprost CPU, ki izvaja algoritem v strojni kodi
- uporabljati orodja za FPGA
- izdelati sistem z vmesniki in namensko logiko v VHDL

Tema: funkcijski generator

- modeli osnovnih vezij
- sekvenčni stroj

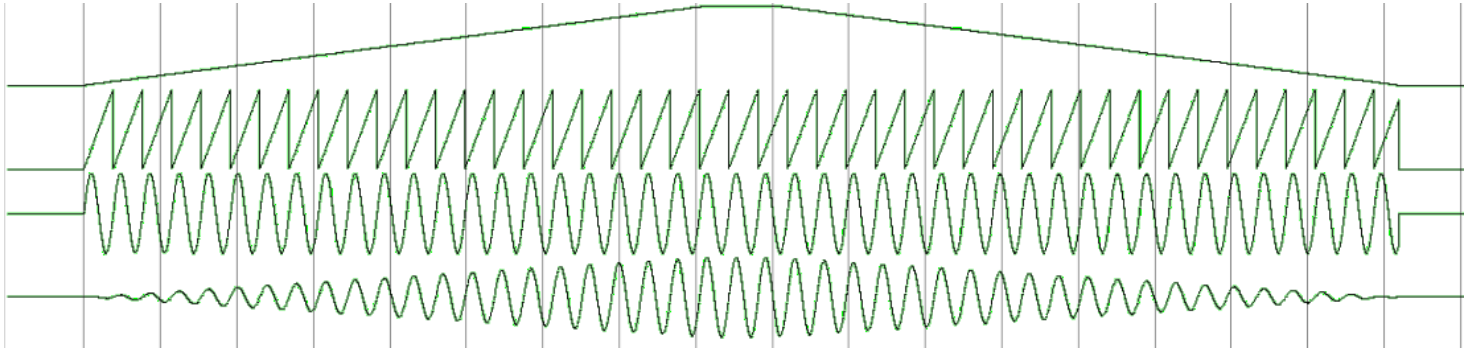
Projekt IV:

- 12-bitni mikroprocesor

- periferne enote
- digitalni sintetizator

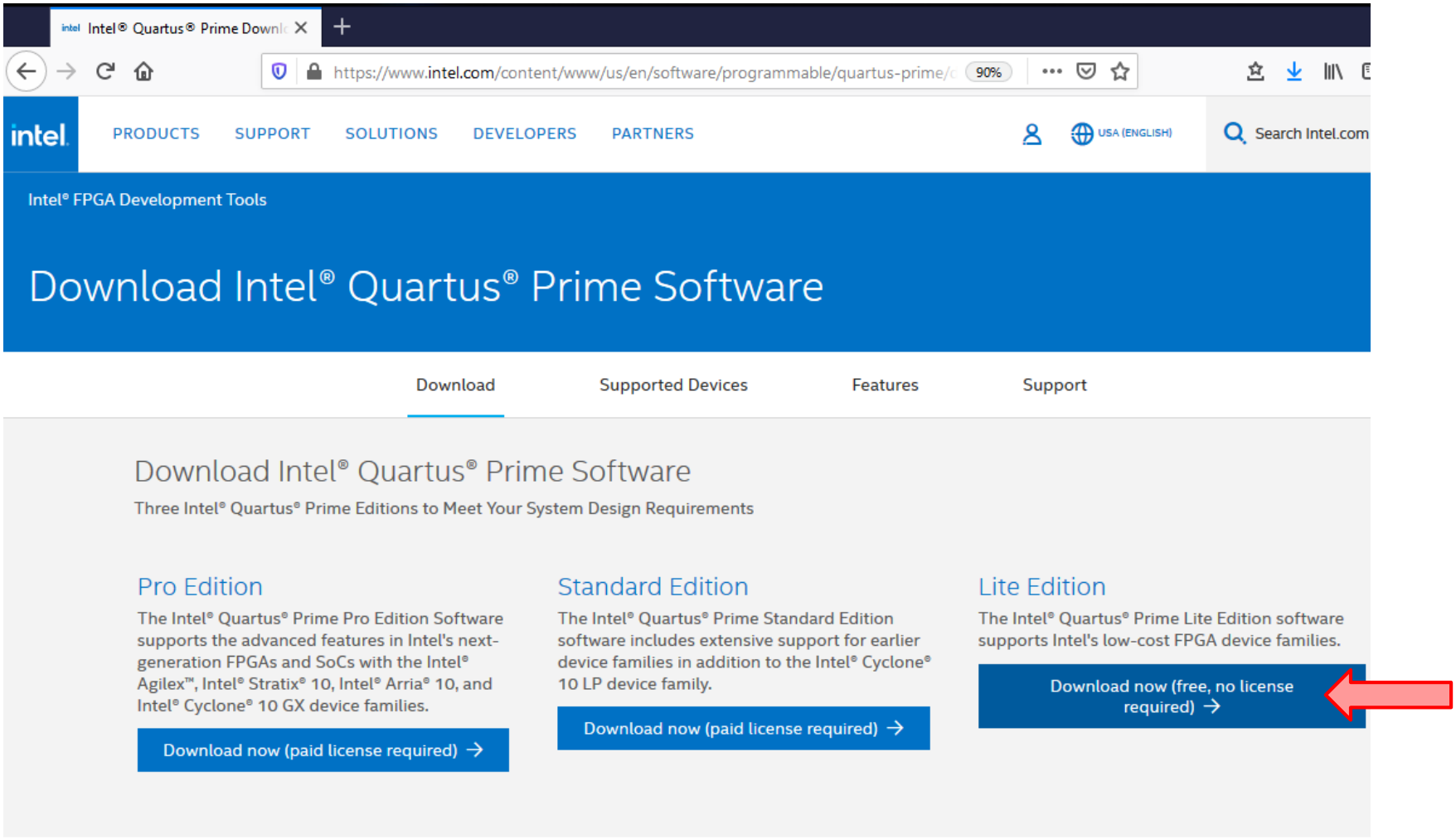
Projekt NDES:

- funkcijski generator



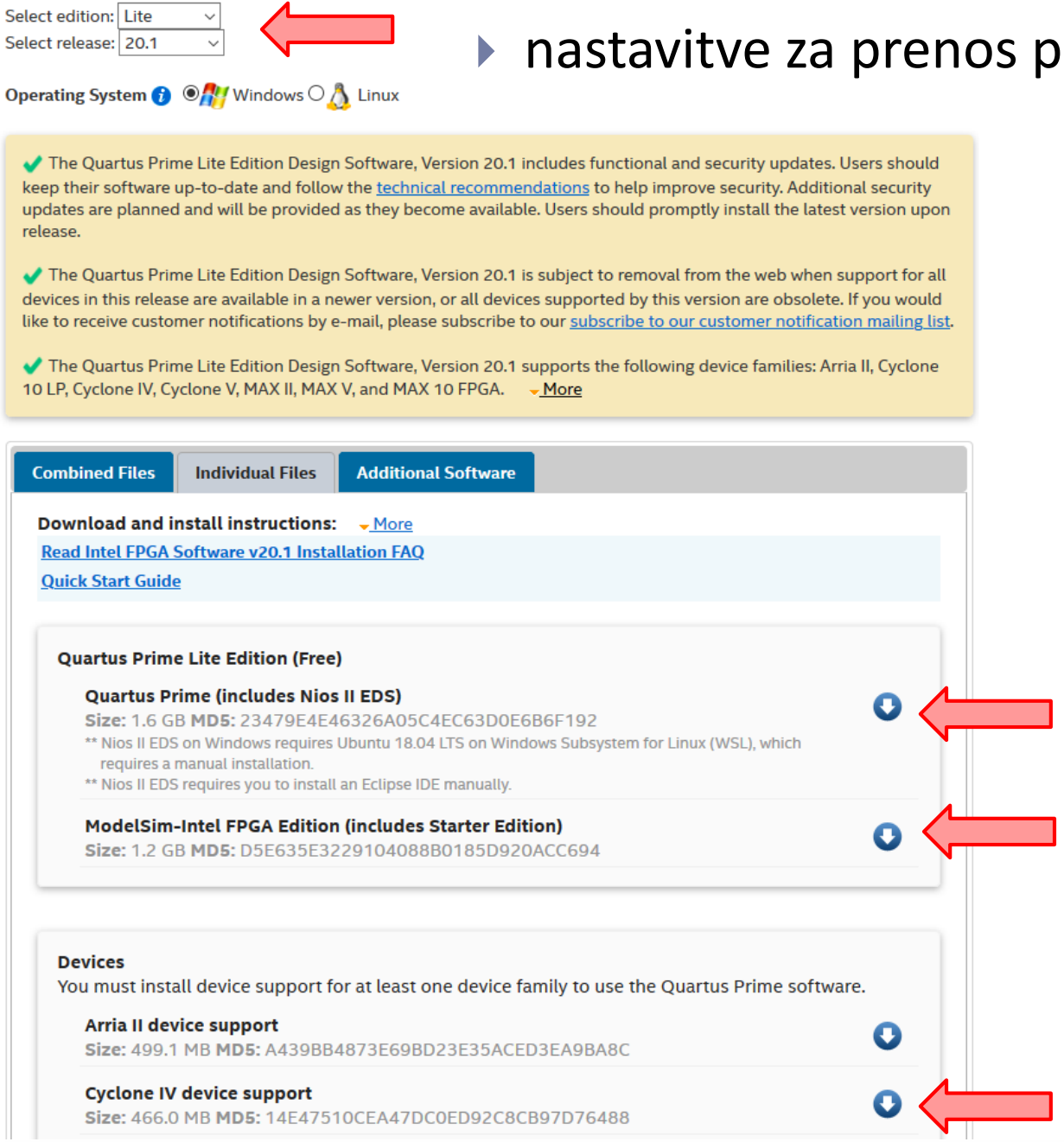
Namestitev programske opreme

https://www.altera.com/products/design-software/fpga-design/quartus-prime/download.html



- potrebna je brezplačna registracija na spletni strani

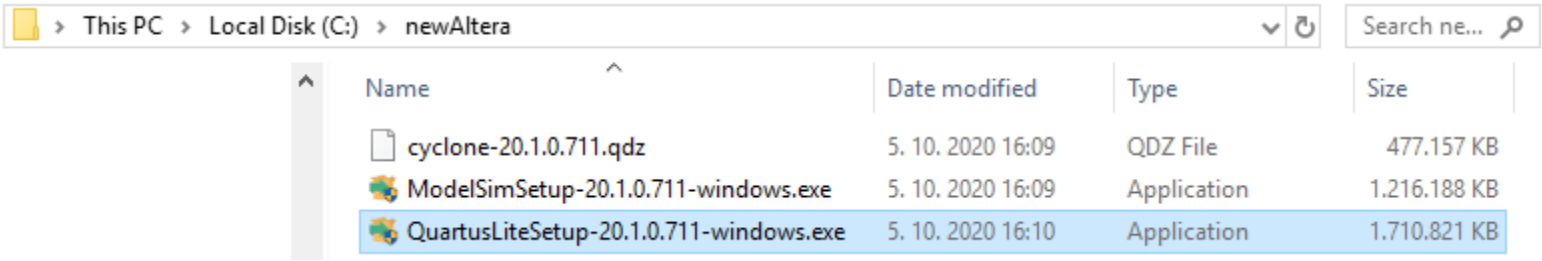
nastavitve za prenos programske opreme

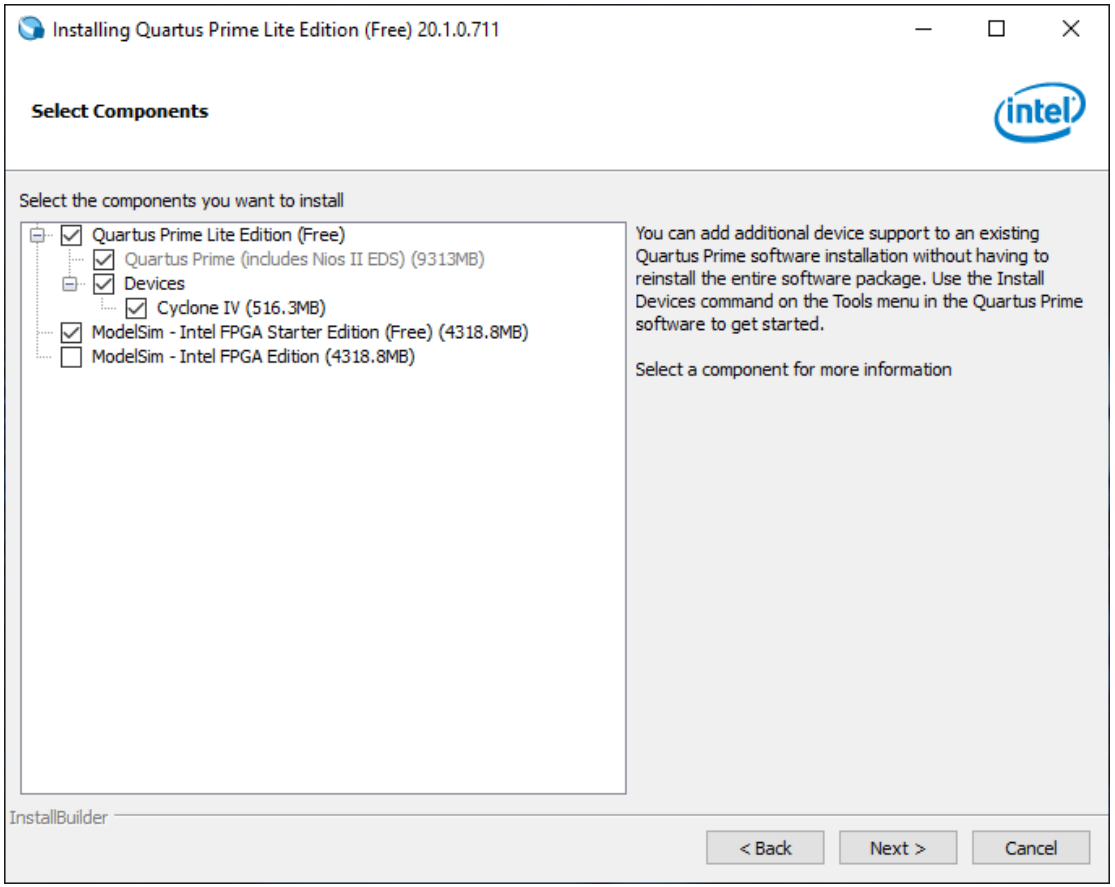


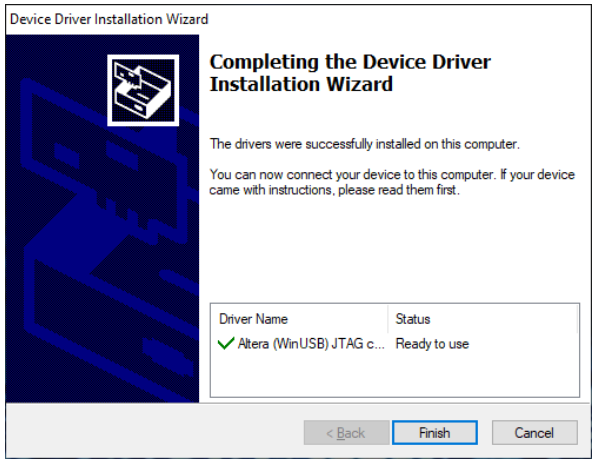
Note: The Quartus Prime software is a full-featured EDA product. Depending on your download speed, download times may be lengthy.

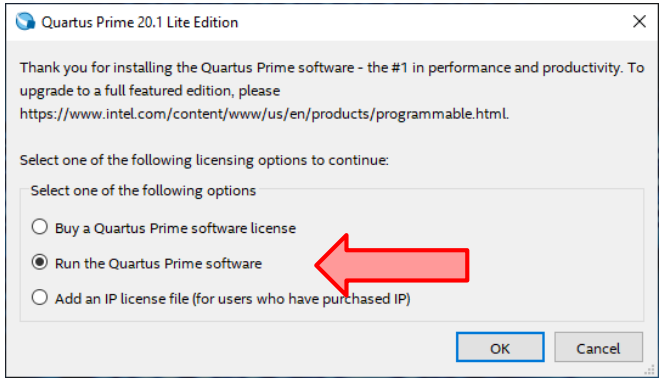
Namestitev Quartus Prime Lite

Program zasede 14 GB prostora na disku !

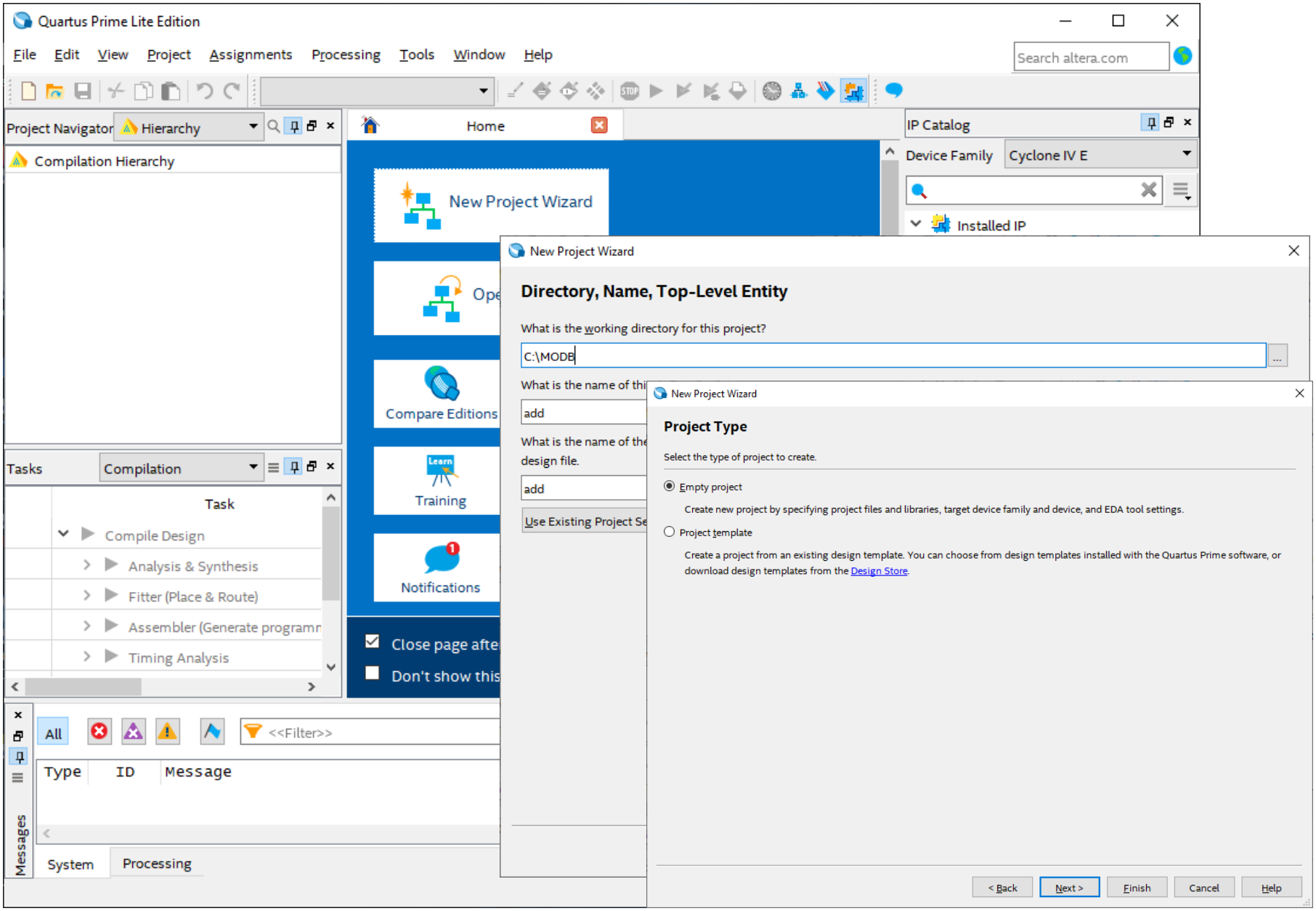




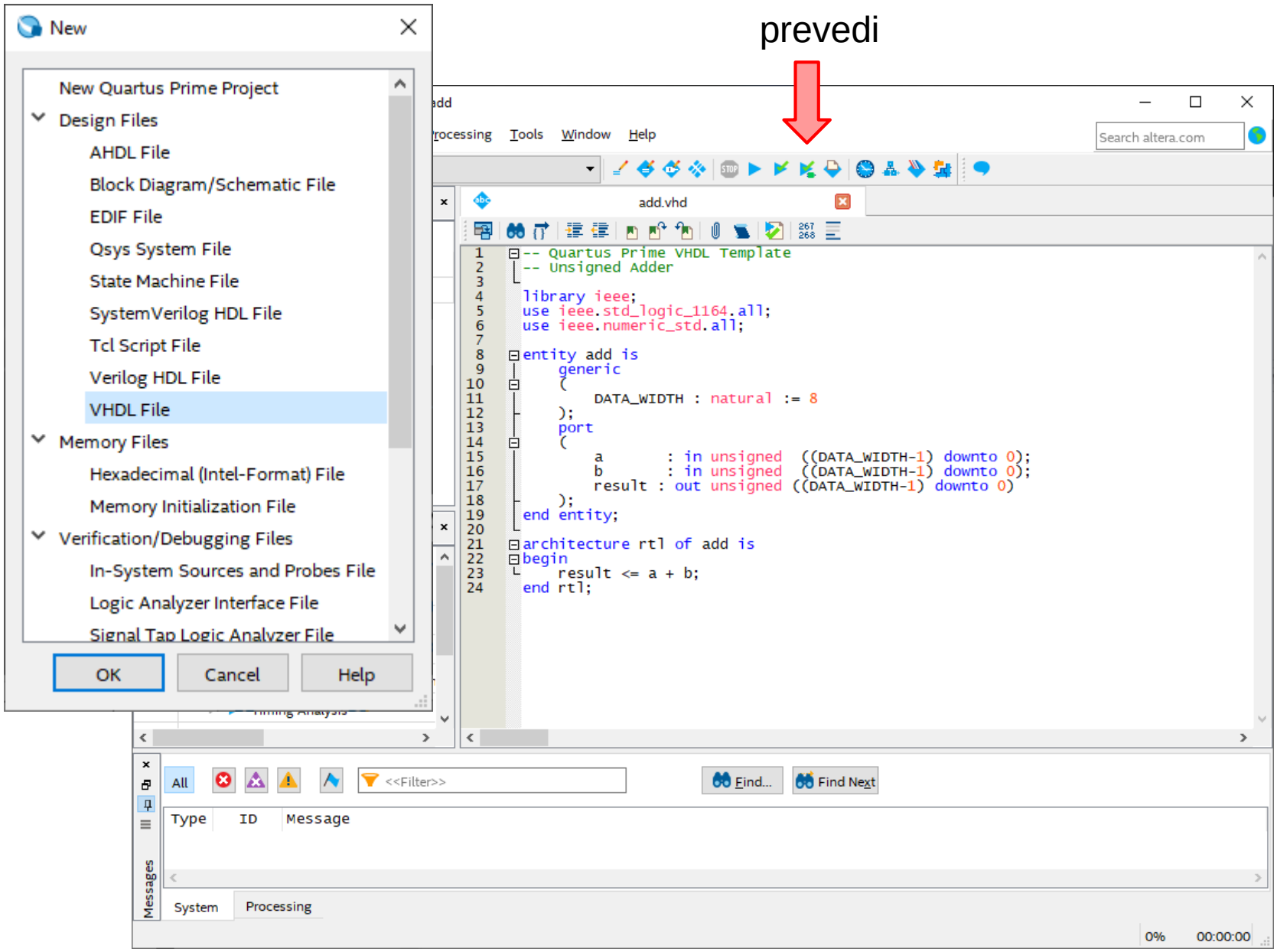




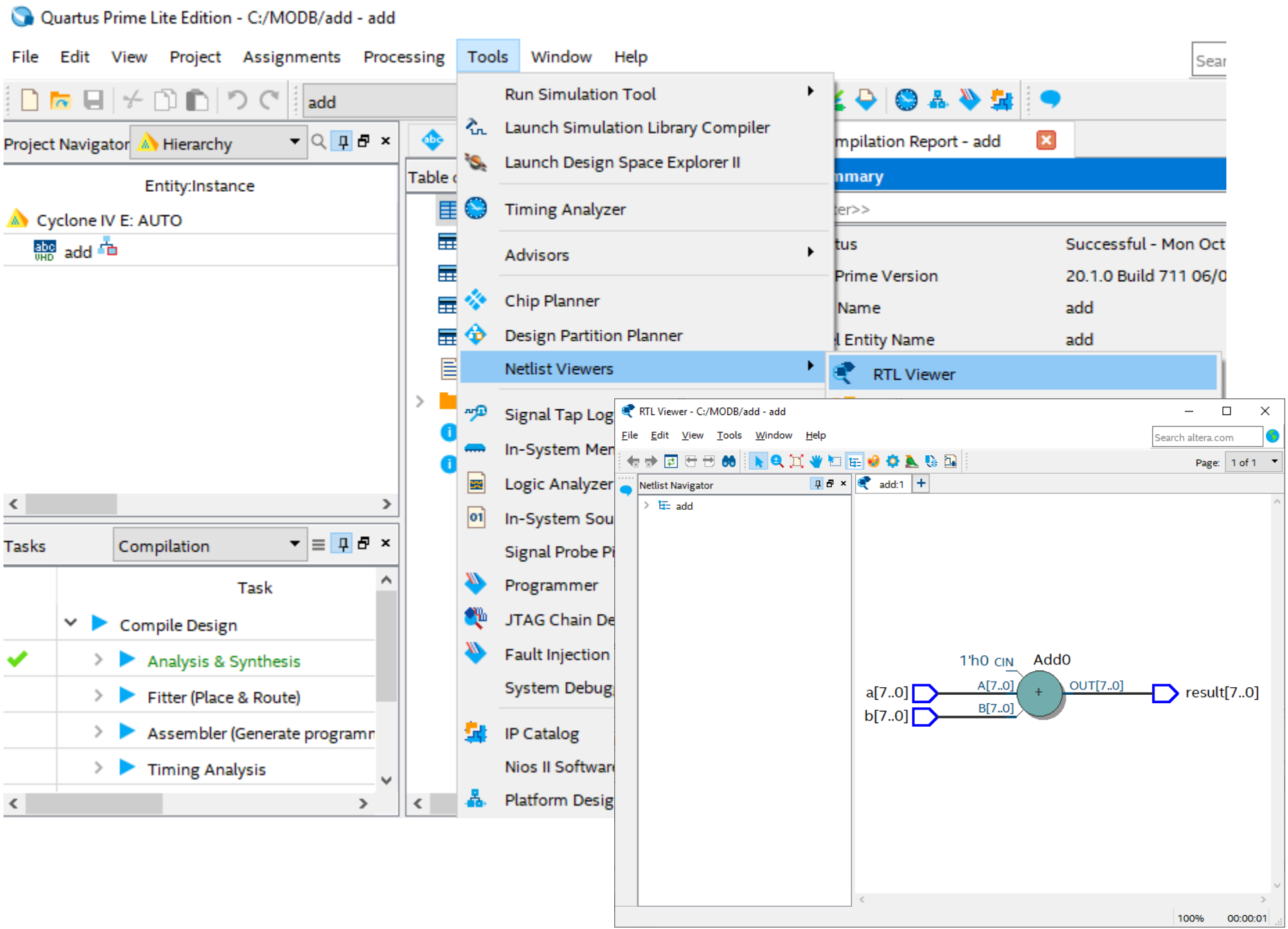
Zagon programa in odpiranje projekta



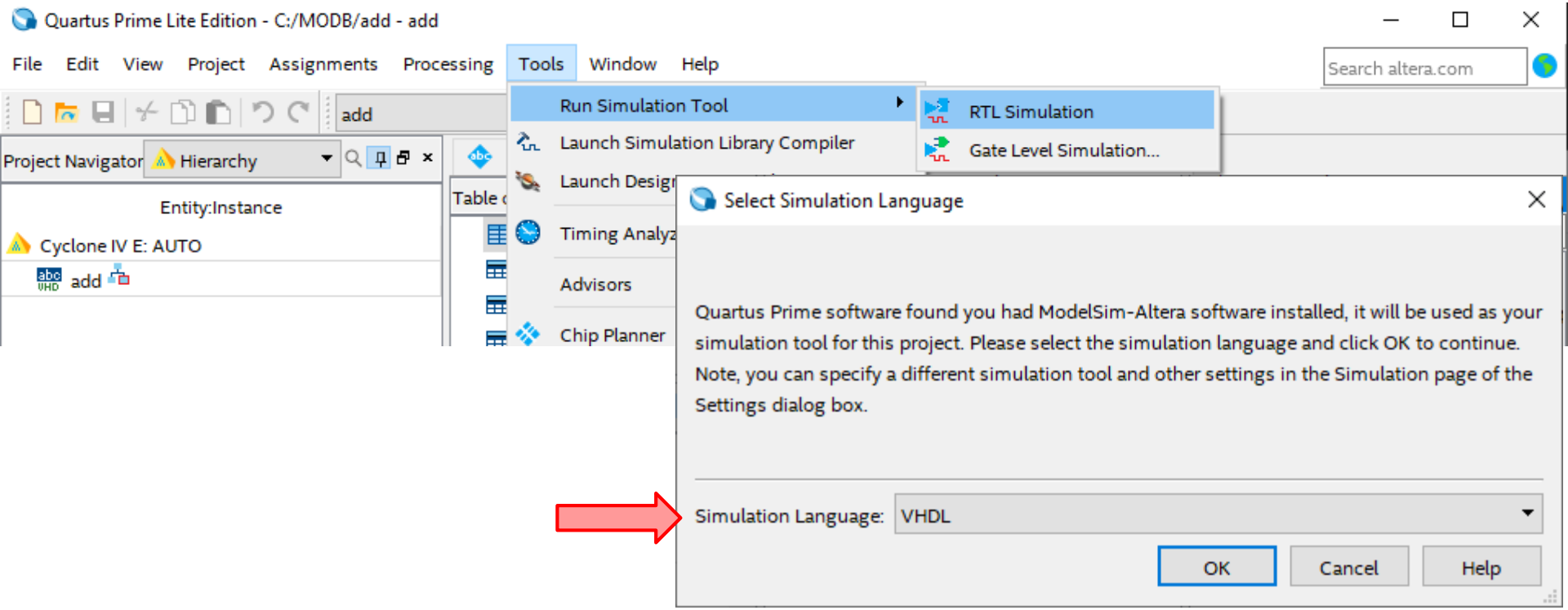
Opis vezja z enakim imenom, kot projekt



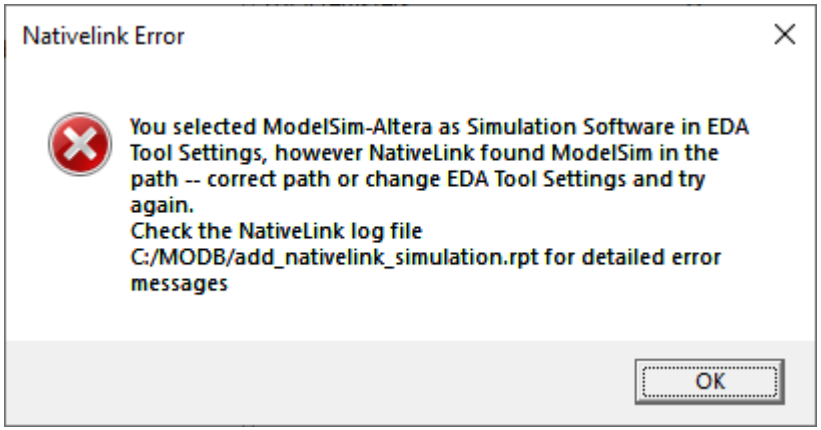
Pregled sheme sintetiziranega vezja



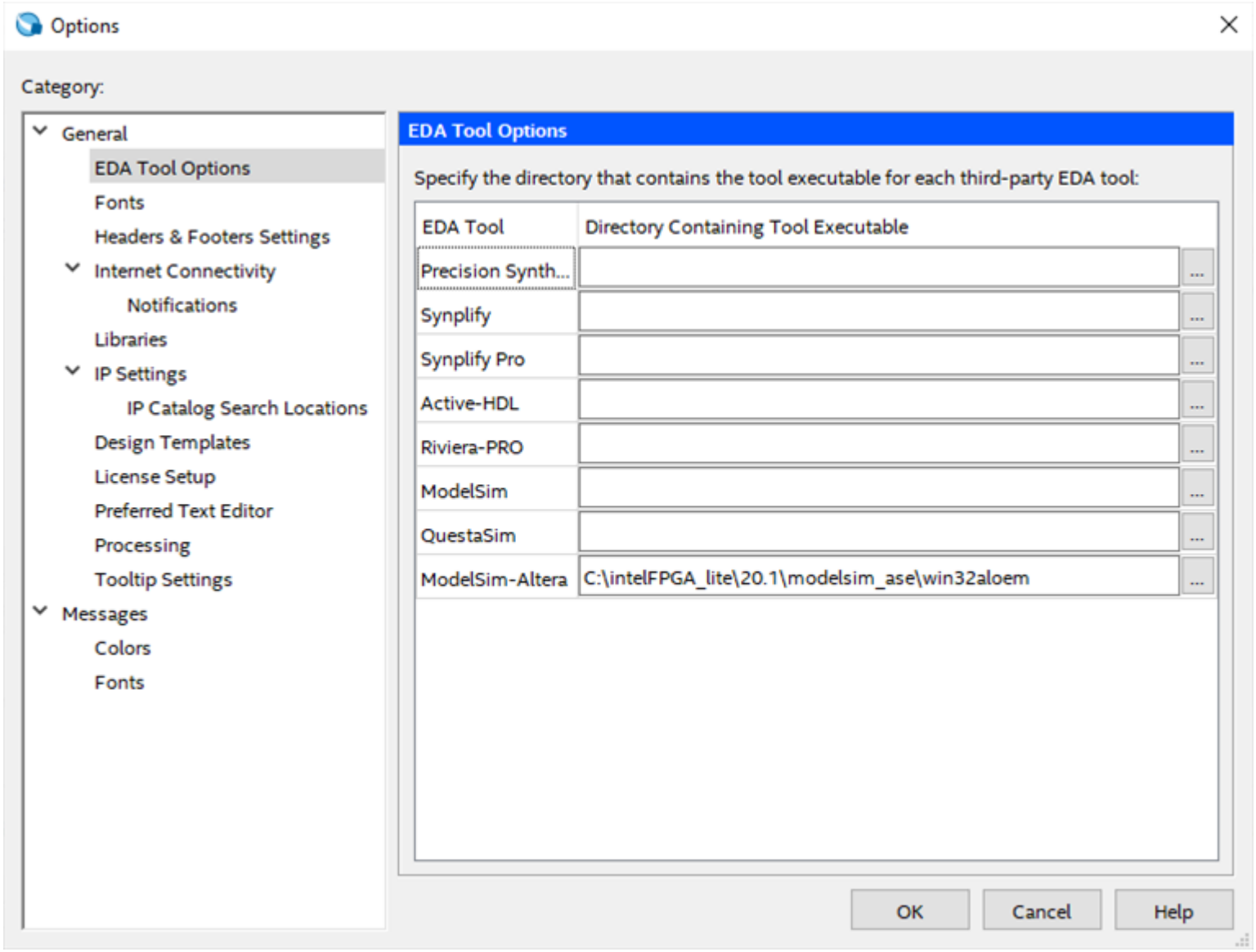
Simulacija z orodjem ModelSim



če dobimo to sporočilo, moramo nastaviti poti (naslednja stran)

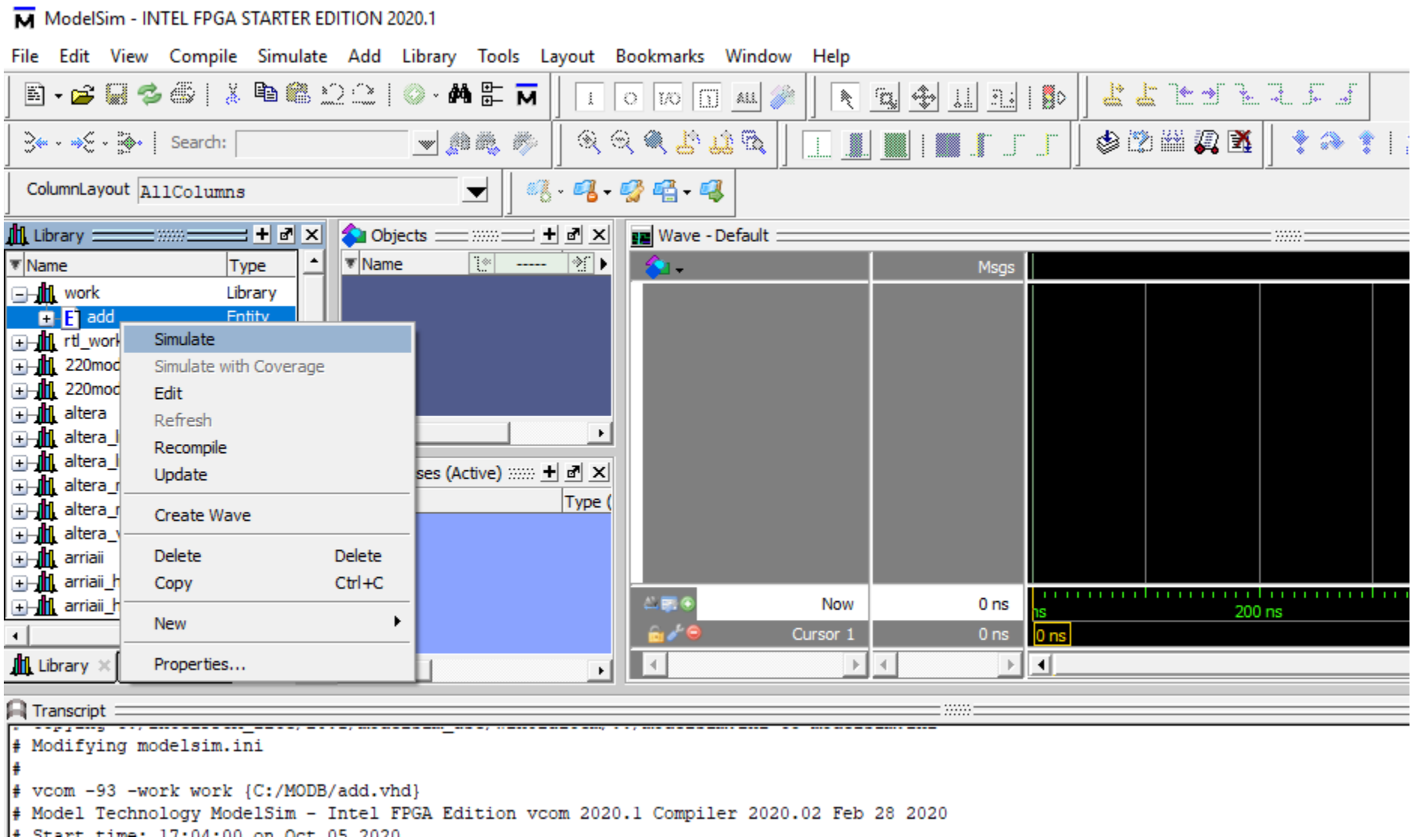


Nastavitev Quartusa za uporabo ModelSim

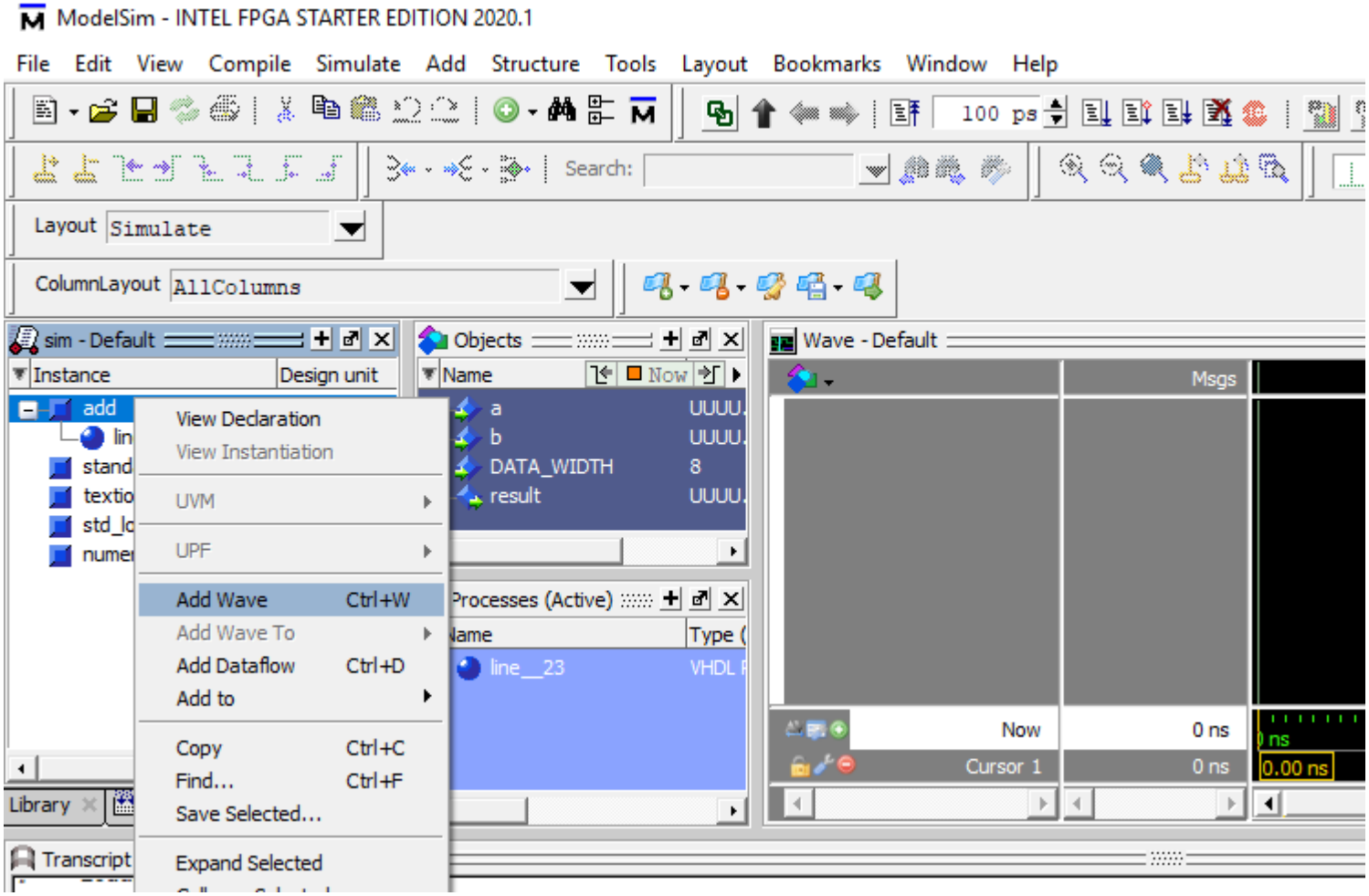


- V meniju Tools, Options nastavimo pot ModelSim-Altera

Start simulacije v ModelSim

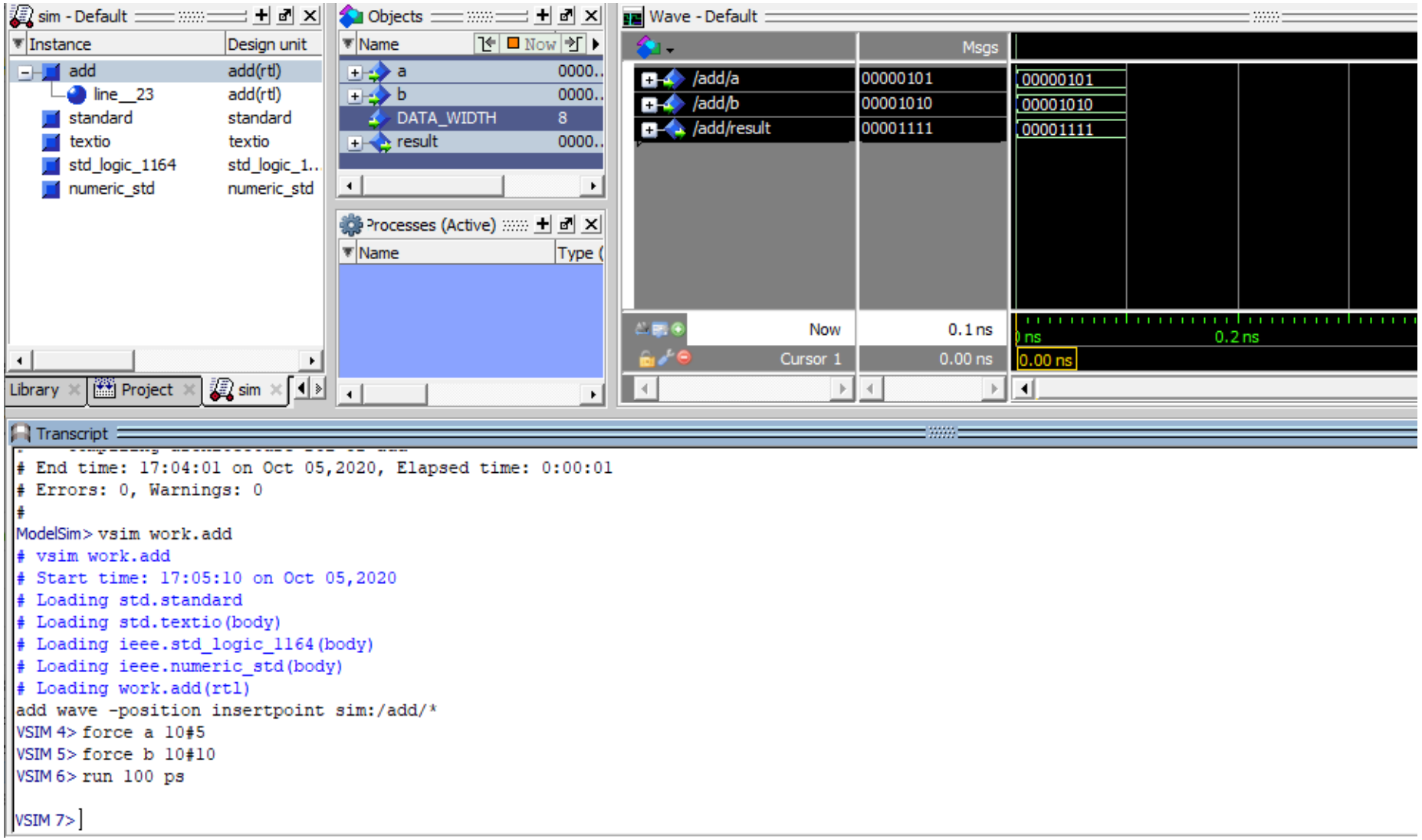


Določitev prikazanih signalov



- Add Wave doda vse signale, lahko jih pa nastavimo posamezno
  - levi klik na enega ali več signalov v Objects in prenos z miško v okno Wave

Nastavitev vhodov in simulacija



- Navodila na:

  https://lniv.fe.uni-lj.si/altera/modelsim.htm