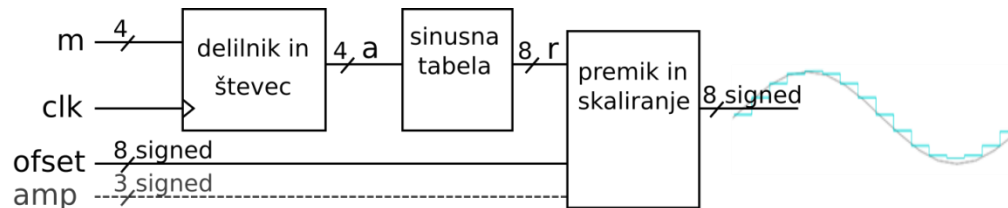
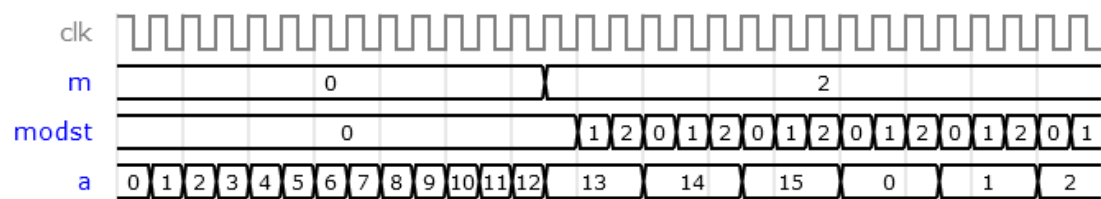


5. vaja: Sinusni generator

Naredili bomo digitalni generator sinusnega signala.



- Naredi 4-bitni modulo števec, ki ima 4-bitni nepredznačen vhod **m**, 4-bitni notranji signal za štetje in enobitni signal **prehod**, ki označuje prehod števca na 0. Števec naj se ob uri povečuje, če je njegova vrednost manjša od **m**, ko pride do **m** pa naj se postavi na 0 in postavi **prehod** na 1.
 - Signal **m** določa kako bo števec štel, npr. pri **m**=2 bo štel, tako da bo ponavljal tri cikle: 0,1,2,0,1,2, signal prehod pa bo na 1 le v enem od treh ciklov.
 - Ugotovi, ali potrebujemo za signal **prehod** pomnilni element? Kakšna je njegova vrednost, kadar je **m** na 0?
- Dodaj še en 4-bitni števec z imenom **a**, ki je povezan s prvim števcem – stanje naj povečuje ob uri in pogoju **prehod**='1'. S to povezavo dosežemo, da bomo z vhodom **m** določali kako hitro se spreminja drugi števec.



- Deklariraj v modelu vezja podatkovni tip in signal za pomnilnik v katerem bodo zapisane vzorčne vrednosti ene periode sinusnega signala: 16 predznačenih 8-bitnih vrednosti: 0,48,90,118,127,118,90,49,0,-48,-90,-118,-127,-118,-90,-49
 - VHDL podatkovni tip in signal, kjer nastavimo vrednosti, npr. v šestnajstiški obliki:


```
type rom16u8 is array (0 to 15) of signed(7 downto 0);
signal sin : rom16u8 := (X"00", X"30", X"5A", ...);
```
 - VHDL zahteva pretvorbo signala števca v celoštevilski tip, preden ga lahko uporabimo za branje pomnilnika: `r <= sin(to_integer(a))`

Opazuj izhod v simulatorju ModelSim, ki omogoča analogni prikaz vektorskih vrednosti: najprej signalu določi podatkovni tip (desni klik, Radix, Decimal), nato pa obliko prikaza (Format, Analog).

- Dodaj v opis vezja še 8-bitni predznačen signal **offset** za pomik sinusnega signala navzgor ali navzdol. Seštej vrednost izhoda iz pomnilnika in signala **offset**.
 - Kaj se zgodi, ko pride do preliva pri seštevanju?
 - Opiši logiko, ki bo namesto preliva vrednosti naredila nasičenje. Če je rezultat višji kot zgornja meja območja 8-bitnih števil, naj se postavi izhod na zgornjo mejo (127), če je nižji od spodnje meje (-128) pa naj se postavi na spodnjo mejo.
 - Ali smemo popravljati kar izhod iz pomnilnika ali moramo uporabiti nov signal?

***Spreminjanje amplitude**

5. Dodaj v vezje še 3-bitni predznačen vhod, ki bo določal amplitudo signala in dodaj na izhod logiko za nastavljanje amplitude. Amplitudo spreminjamo tako, da množimo signal iz tabele z nastavljeno vrednostjo amplitude.