


9. vaja: Miniprojekt z mikroprocesorjem

V orodju Quartus in jeziku VHDL bomo pripravili strukturni opis procesorja in pomnilnika s programom. Uporabili bomo spletni prevajalnik in simulator procesorja: <http://lniv.fe.uni-lj.si/cpu.html>

Projekt Quartus

1. Naloži arhiv projekta [B19proc.qar](#) in ga odpri v Quartusu. V Project Navigatorju izberi  in odpri v urejevalniku datoteke s končnico vhd. Projekt vsebuje opis pomnilnika s programom ram.vhd in knjižnico procpak.vhd, kjer so definirani ukazi v obliki 4-bitnih konstant.
2. Kopiraj v projektno mapo še svoji datoteki z opisom CPU jedra in opis procesorja, ki povezuje jedro in pomnilnik. Datoteki nato odpri v (File > Open) in ju dodaj v projekt (Project > Add Current File to Project).
3. Naredi sintezo vezja (Ctrl+K) in simulacijo (Tools > Run Simulation > RTL). Preglej datoteko s pomnilnikom ram.vhd v katerem so programski ukazi zapisan s konstantami definiranimi v procpak.vhd. Program v tej obliki naredimo tudi s pomočjo spletnega prevajalnika. Preizkusi delovanje procesorja v spletnem simulatorju in simulatorju vezja ModelSim.

ram.vhd: vsebina pomnilnika

```
0=> lda & x"04",
1=> add & x"05",
2=> sta & x"04",
3=> jmp & x"01",
4=> x"003",
5=> x"001",
```

program v zbirniški kodi

```
lda a
zanka: add b
sta a
jmp zanka
a db 3
b db 1
```

Miniprojekt

1. Dodaj eno izmed predlaganih razširitev nabora ukazov. Dodaj v opis cpu knjižnico procpak in zamenjaj številске kode ukazov s simboličnimi imeni. Napiši program za test novih ukazov, ki ga preizkusi na spletnem simulatorju CPU in v programu Modelsim.

```
-- logični ukazi (1)
constant nota: koda := "0000"; -- logicna negacija
constant anda: koda := "1100"; -- logicna IN
constant ora: koda := "1101"; -- logicna ALI
-- pomikanje (2)
constant shl: koda := "1110"; -- pomik akum za eno v levo (mnozenje z 2)
constant shr: koda := "1111"; -- pomik akum za eno v desno (deljenje z 2)
-- prenos pri seštevanju ali odštevanju - carry (3**)
constant jcs: koda := "0110"; -- skok, ce je prenos (carry=1)
```

2. Prevedi vezje, preglej zasedenost (Total Logic Elements, Total Registers) in shemo (Tools > Netlist Viewers > RTL). Na koncu naredi arhiv (Project > Archive Project), ki ga oddaj skupaj s kratkim poročilom o zgradbi, delovanju in nadgradnji mikroprocesorja.