

4. vaja: povprečje vektorskih vrednosti

4.1 Izračun povprečja vektorskega vhoda

Naredimo model vezja, ki sprejme vektor N elementov in izračuna povprečje njihovih vrednosti. Parameter N in tip vektorskih podatkov sta definirana v zaglavni datoteki.

```

povp.h
-----
#ifndef POVP_H
#define POVP_H

#include <ap_int.h>

#define N 5
#define DAT_T ap_uint<10>

void povp(DAT_T data[N], DAT_T &out);

#endif
    
```

- Naredi nov projekt v orodju Vivado HLS in funkcijo za izračun povprečja, ki naj se izvaja v zanki. Preveri delovanje na simulaciji z vhodnim vektorjem: 100,200,300,400,500
- Naredi sintezo vezja in preglej časovne parametre in zasedenost FPGA.

latenca / interval	DSP48E	FF	LUT

Kakšen vmesnik vezja dobimo, če je na vhodu N-bitna tabela?

RTL Ports	Dir	Bits	Protocol	Source Object	C Type
ap_clk	in	1	ap_ctrl_none	povp	return value
ap_rst	in	1	ap_ctrl_none	povp	return value
en	in	1	ap_none	en	scalar
data_V_address0	out	3	ap_memory	data_V	array
data_V_ce0	out	1	ap_memory	data_V	array
data_V_q0	in	10	ap_memory	data_V	array
out_V	out	10	ap_vld	out_V	pointer
out_V_ap_vld	out	1	ap_vld	out_V	pointer

Directive

INTERFACE ▼

Destination

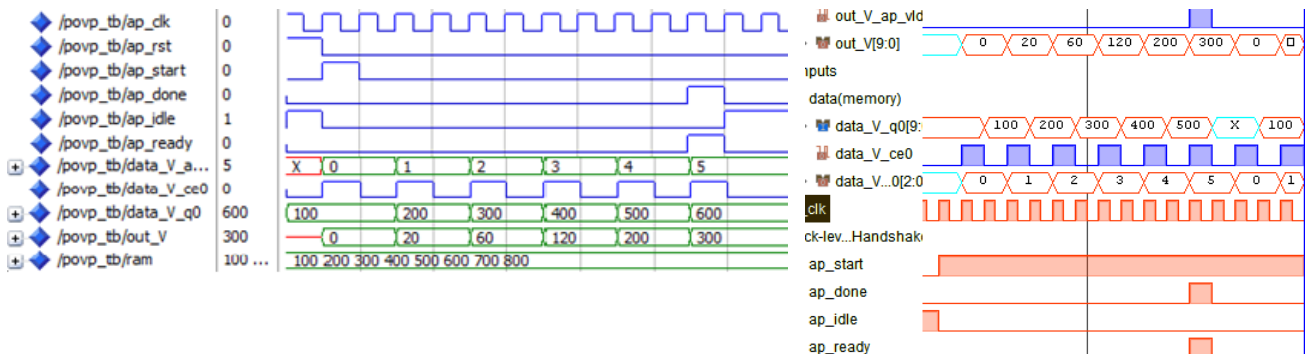
Source File

Directive File

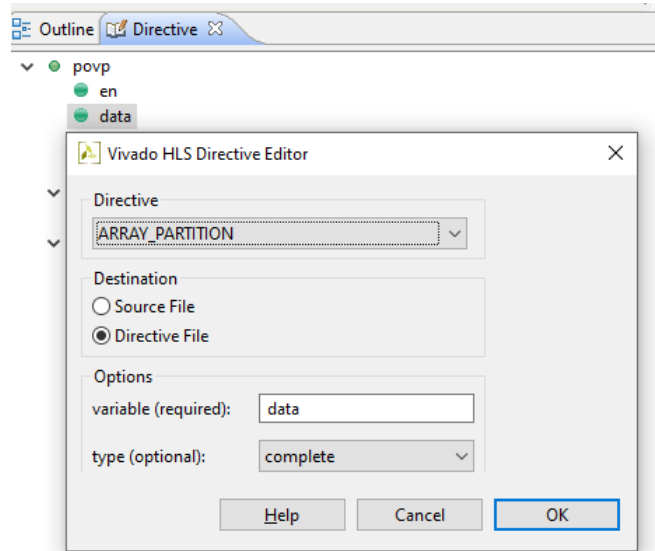
Options

mode (optional): ap_ctrl_none ▼

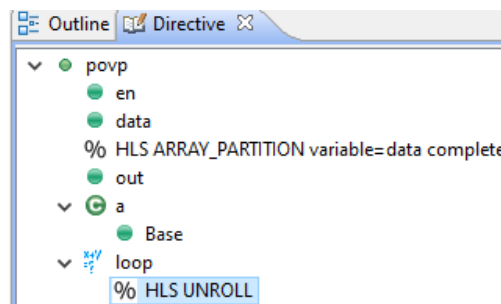
- Naredi sintezo vezja in preizkusi delovanje v RTL simulatorju s priloženo simulacijsko testno strukturo in s povezano simulacijo.



- Na vmesnik vezja dodaj direktivo **ARRAY PARTITION, Complete**, ki povzroči, da se tabela razdeli na posamezne gradnike. Naredi sintezo in preglej časovne parametre, zasedenost in vmesnik vezja.



- Dodaj še direktivo za razvijanje zanke: **LOOP UNROLL**. Zanki dodaj oznako (label) in direktivo na to oznako. Naredi sintezo in zapiši rezultate v tabelo.



vezje	latenca / interval	DSP48E	FF	LUT