

### 3. vaja: Kombinacijska vezja

Kombinacijska vezja so digitalna vezja, pri katerih je izhodna vrednost odvisna le od trenutnega vhoda. V jeziku VHDL opišemo operacije nad signali z aritmetičnimi in logičnimi operatorji (**+**, **-**, **\***, **and**, **or**, **not**, **nand**, **nor**, **xor**), dekodiranje pa s pogojnimi in izbirnimi stavki, pri katerih je izhod definiran ob vseh pogojih.

#### 3.1 Vezje za preslikovanje koordinat

Naredi kombinacijsko vezje, ki ima na vhodu dve 3-bitni koordinati **x** in **y**, ter 2-bitni krmilni signal **sel**. Krmilni signal določa transformacijo vhodnih koordinat v izhodne **xi**, **yi** po tabeli:

sel	yi	xi
00	y	x
01	Tx	y
10	Ty	Tx
11	x	Ty

x ali y	Tx ali Ty
0	7
1	6
2	5
3	4
4	3
5	2
6	1
7	0

Preslikane vrednosti Tx oz. Ty deklariramo kot 3-bitne notranje signale tipa **unsigned** in izračunamo z izrazom:

```
Tx <= 7 - unsigned(x);
```

V izrazu naredimo razliko med celoštevilsko vrednostjo (**integer**) in vektorjem, ki ga moramo pretvoriti v podatkovni tip **unsigned**. Ob prirejanju preslikane vrednosti v izhodni signal, pa bomo naredili pretvorbo nazaj v podatkovni tip **std\_logic\_vector**.

Naredi opis kombinacijskega preslikovalnika koordinat v jeziku VHDL s pogojnimi prireditvenim stavkom (**when..else**) in preveri delovanje s simulacijo. Ugotovi iz katerih gradnikov je sestavljeno vezje s pregledom sheme na nivoju RTL.

#### 3.2 Možnosti opisa vezja

Preizkusi še druge možnosti opisa kombinacijskega vezja: s pogojnimi stavkom (**if**) in izbirnim stavkom (**case**). Ugotovi, ali se pri drugačnem opisu kaj spremeni shema na nivoju RTL.

Razmisli, kako bi izračunal binarne preslikane vrednosti z logičnimi operacijami namesto odštevanja !