

V4. Sistemski vmesnik

Naredili bomo vmesnik za sistemsko vodilo na RedPitayi, preko katerega bomo nastavljali zajem in proženje logičnih signalov. Poenostavljeno sistemsko vodilo ima priključke:

```
clk_i, rstn_i: in STD_LOGIC;           -- sistemska ura in negativni reset signal
adr_i: in STD_LOGIC_VECTOR (31 downto 0); -- 32 bitni naslov, dekodiramo spodnjih 20

wdata_i: in STD_LOGIC_VECTOR (31 downto 0); -- 32 bitni vhodni podatek
wen_i: in STD_LOGIC;                       -- signal za vpis v periferne enote

ren_i: in STD_LOGIC;                       -- signal za branje periferije
rdata_o: out STD_LOGIC_VECTOR (31 downto 0); -- 32 bitni izhodni podatek
```

Nastavljanje registrov prek vmesnika

Dodaj priključke sistema vmesnika v vezje za zajem logičnih signalov, vhodne priključke **start**, **komb** in **maska** pa spremeni v notranje signale. Najprej bomo naredili logiko za vpis kombinacije in maske preko sistema vodila. Ker ima sistemsko vodilo svojo uro (**clk_i**), bomo uporabili podvojene registre za sinhronizacijo podatkov z uro (**clk**) in dva procesa.

Prvi sinhroni proces dela z uro **clk_i** in ob resetu postavi registre (**komb_i**, **maska_i**, **start_i**) na 0, ob aktivnem signalu **wen_i** pa vpiše podatek iz **wdata_i** na:

- **komb_i**, ob **adr_i(19 downto 0)=0**,
- **maska_i**, ob **adr_i(19 downto 0)=4**,

Ob vpisu na **komb_i** naj postavi tudi kontrolni signal **start_i** na '1', ki naj gre na '0' ob naslednjem ciklu ure **clk_i**.

Drugi sinhroni proces dela z uro **clk** in stalno prepisuje vrednost iz notranjih registrov v registre **start**, **komb** in **maska**.

Branje statusa

Naredi še logiko za branje statusa vmesnika za zajem logičnih signalov, ki ga določa sedaj notranji signal **full**. Branje naj se izvaja v sinhronem procesu ob **clk_i** in aktivnem signalu **ren_i**. Ob naslovu **adr_i(19 downto 0)=8** poveži na najnižni bit vodila **rdata_o** vrednost zastavice **full**, ostali biti pa naj bodo 0.

Preizkusi delovanje vmesnika s simulacijo, kjer nastavi sistemsko podatkovno vodilo, naslov in impulz na kontrolnem vhodu **wen_i** ali **ren_i**.