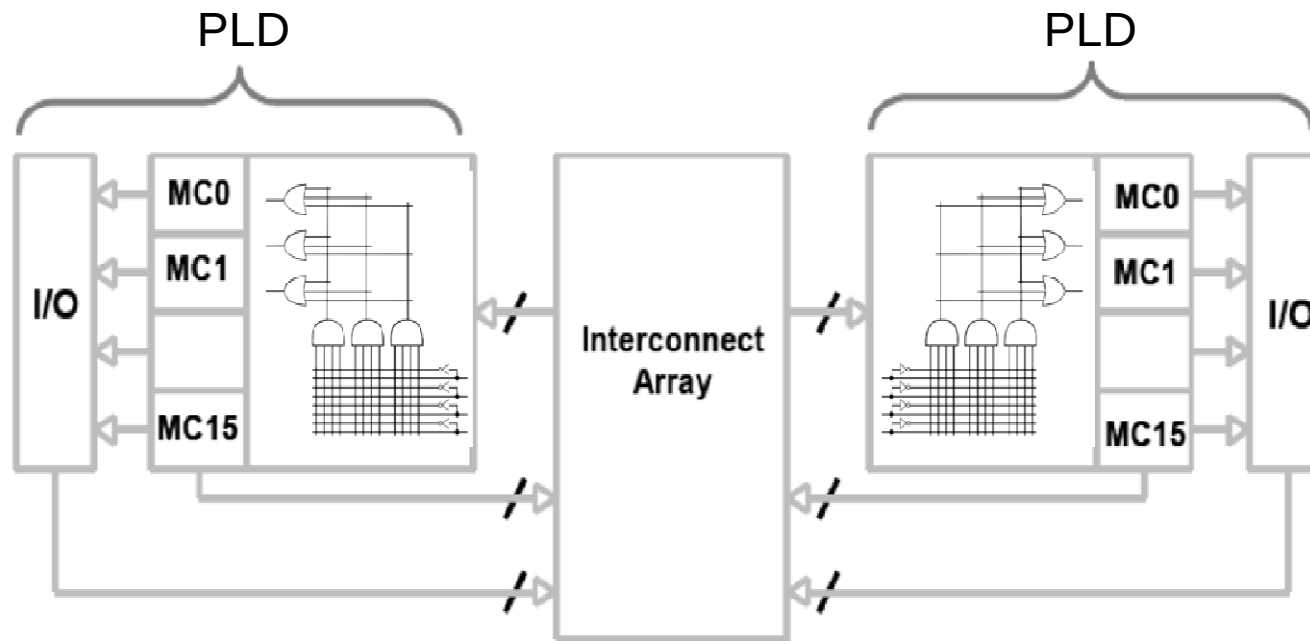


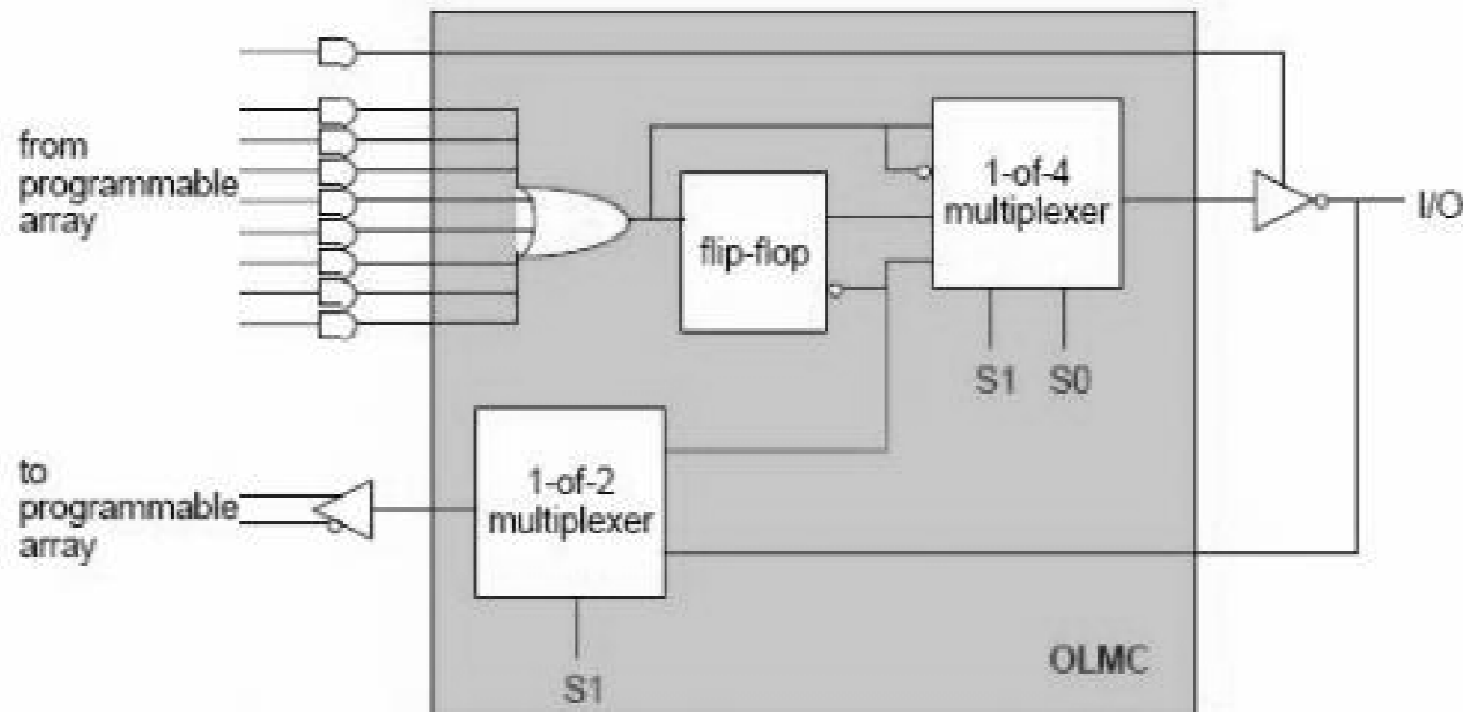
Kompleksna programirljiva vezja: CPLD



- ▶ Bloki makrocelic (PLD) za izvedbo logike in registrov
 - ▶ MC0-MC15 za 16-bitni register
 - ▶ PLA na vseh vstopih naredi poljubno kombinacijsko operacijo
- ▶ Npr. vezje Xilinx XC2C256 vsebuje 16 blokov

Makrocelice v programirljivih vezjih (OLMC)

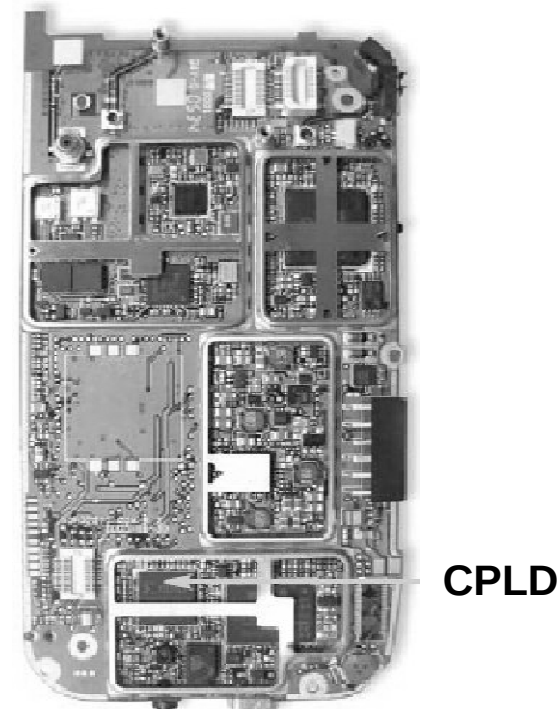
- ▶ Makrocelica je povezana na PLA (kombinacijska logika)
- ▶ Vsebuje flip-flop (pomnilni element)
- ▶ Povezave na zunanje priključke ali nazaj v programirljivo matriko



Uporaba vezij CPLD

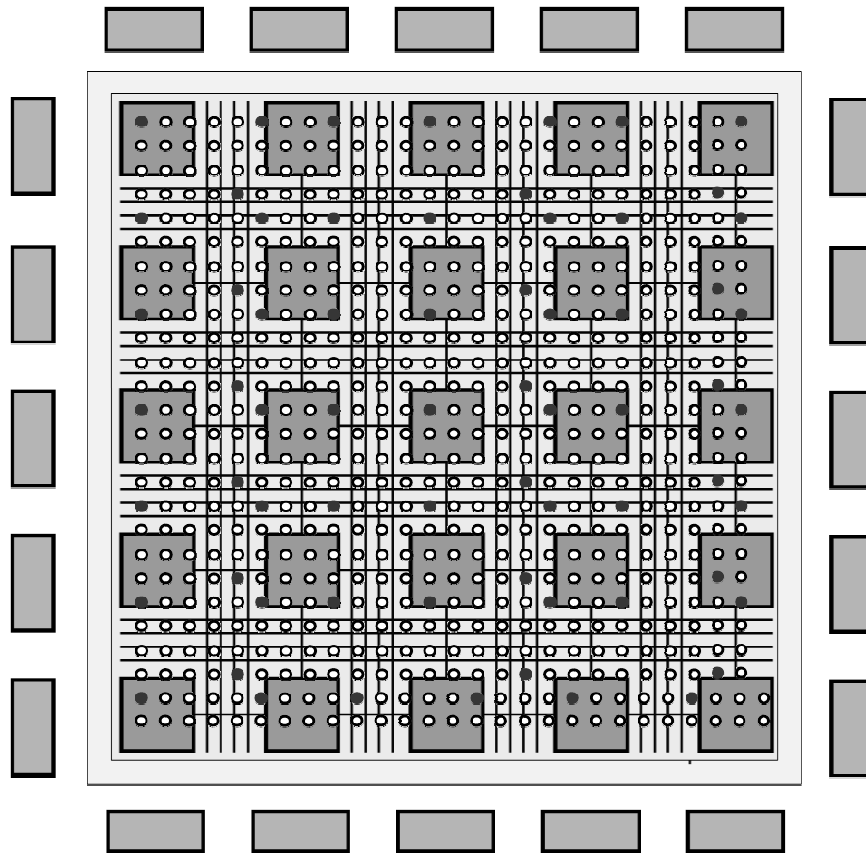
- ▶ Integracija enostavnih funkcij v sistemu
 - ▶ vmesniki, digitalni vh/izh pretvorniki

vezna logika	LCD časovna kontrola
pretvorba nivojev	Compact Flash stikalo
I2C vmesnik	prekinitveni krmilnik
skeniranje tipkovnice	



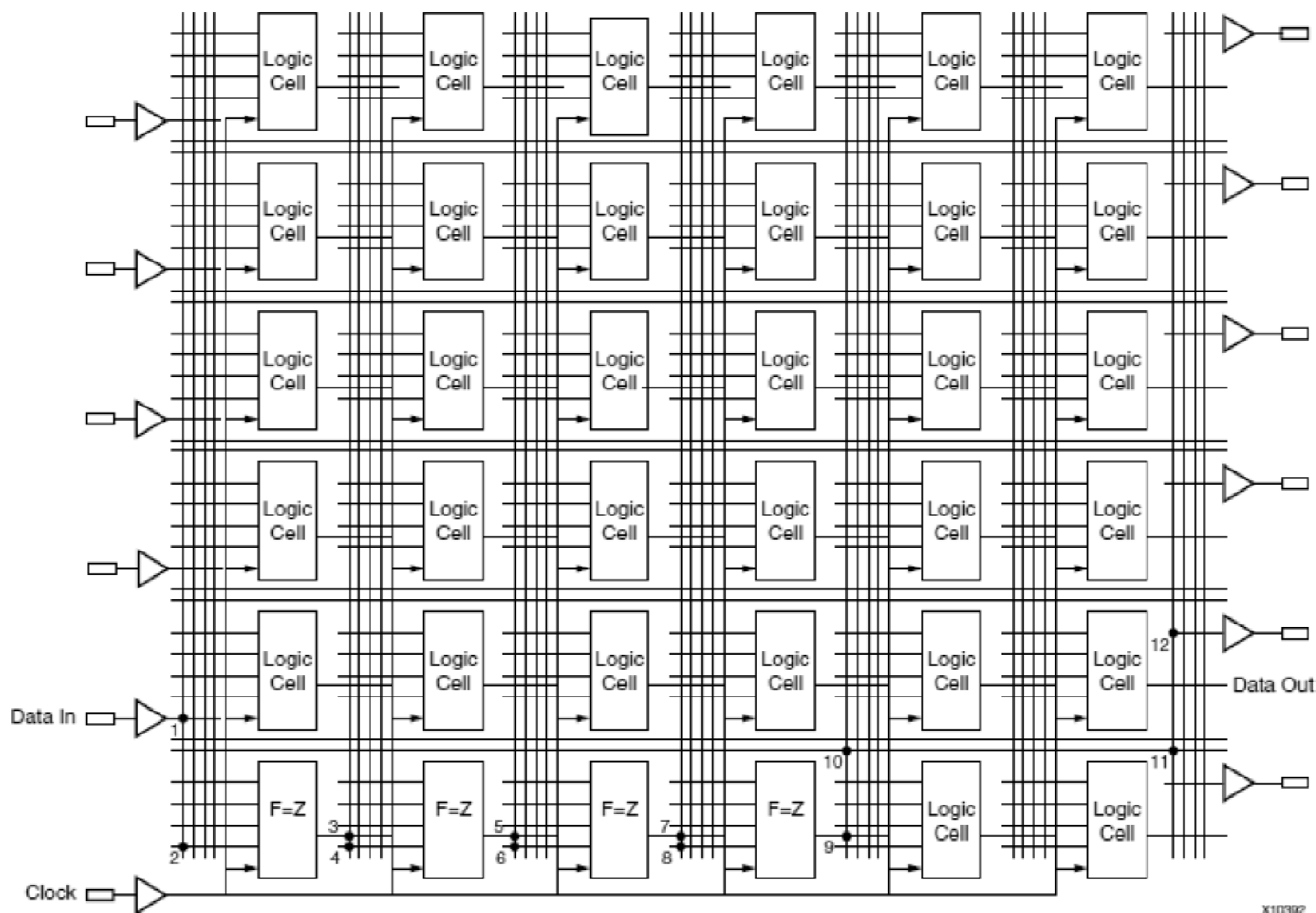
Programirljiva matrika (FPGA)

FPGA - Field Programmable Gate Array



- matrika logičnih celic, okrog so vh / izh celice
- povezovalno polje vsebuje veliko število povezav
- konfiguracijski pomnilni elementi (SRAM, antifuse ali Flash, 10.000+ log. vrat)

FPGA: matrika logičnih celic



Zgradba FPGA logične celice

- ▶ pri programiranju vpišemo vrednosti v konfiguracijski RAM
 - ▶ določa delovanje logičnih celic (LC) in povezave v mreži
- ▶ tehnološka preslikava
 - ▶ načrtovano vezje preslikamo v strukturo vezja FPGA
- ▶ logična celica
 - ▶ LUT, MUX, DFF
 - ▶ prenosna logika
 - ▶ dodatne funkcije

