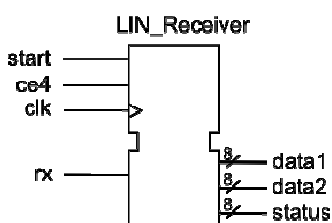
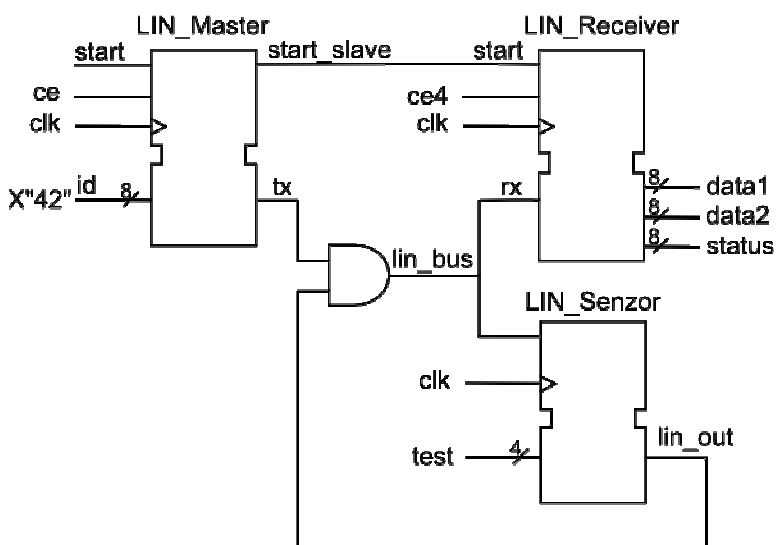


2. del: LIN_Receiver in povezava s senzorjem



Vezje LIN_Receiver izvaja podrejeno opravilo po protokolu LIN, ki sprejme 2 byta podatkov in kontrolno vsoto po LIN protokolu. Sprejem aktivira nadrejeno opravilo, tako da po končanem oddajanju pošlje signal start_slave. Vezje naj po aktiviranju sprejme 3 zaporedne besede v serijskem formatu 8N1. Prvi dve besedi naj pošlje na izhoda data1 in data2, zadnja pa predstavlja kontrolno vsoto. Najvišji bit izhoda status naj bo na '0', dokler sprejem ni končan. Ostale bite lahko uporabimo za signalizacijo napak pri sprejemu.

Pripravljen je testno vezje, ki bo vključevalo nadrejeno enoto (LIN_Master), sprejemnik (LIN_Receiver) in senzor. Testno vezje ima proces, ki generira signale za časovno usklajevanje oddaje oz. sprejema (ce in ce4) ter logična IN vrata za simulacijo povezave na vodilu.



Naredi nov projekt: LinTest v katerega prenesi obstoječe datoteke: LIN_Test.vhd, LIN_Master.vhd in LIN_Senzor.vhd

Naredi novo enoto: LIN_Receiver.vhd

Makro za zagon simulacije:

```
force -freeze clk 1 0, 0 {5000000 ps}
-r {10 us}
force -freeze vhod 0011 0
force -freeze start 1 0
run 100 us
force -freeze start 0 0
run 5000 us
```

Enota LIN_Master je povezana tako, da ob startnem impulzu pošlje ID kodo 0x42, ki jo zazna senzor in odgovori z dvema podatkovnima besedama ter kontrolno vsoto. Podatkovni besedi naj sprejme enota LIN_Receiver in ju pošlje na izhoda data1 ter data2.

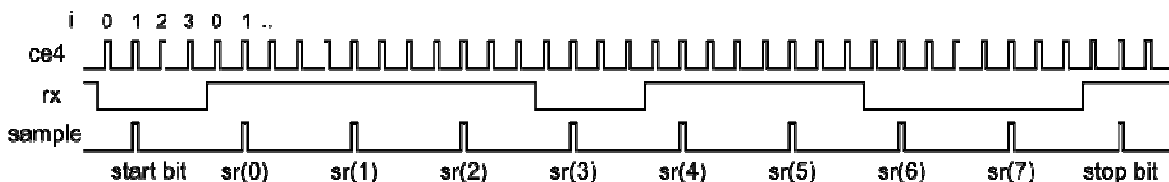
Ključna naloga sprejemnega vezja je sinhronizacija sprejema s podatkovnimi paketi. Uporabili bomo štirikratno prevzorčenje, ki ga določa vhodni signal ce4. Ker oddaja senzor s svojo uro, moramo signal iz vhoda rx najprej sinhronizirati z lokalno uro.

2.a: sinhronizacija vhoda

Naredite proces, ki sinhrono vzorči vhodni signal rx s periodo signala ce4. Izhod iz tega procesa je signal rxs, ki ga peljemo v sprejemni avtomat.

2.b: časovno usklajevanje sprejema

Serijske podatke zaznavamo s prevzorčenjem in večinsko izbiro ali pa s prevzorčenjem in določitvijo časovnega trenutka zajema bitov glede na startni bit. Časovni trenutek vzorčenja določimo tako, da imamo v vezju števec, ki naj se resetira ob detekciji startnega bita. Ker imamo štirikratno prevzorčenje, naj števec (i) šteje od 0 do 3. Najboljši trenutek za vzorčenje je, ko ima števec vrednost 1 ali 2 (sredina bitne periode). Naredite proces, ki izvaja štetje ce4 signalov, in logiko za signal sample, ki določa trenutke vzorčenja.



2.c: sprejemni avtomat

Sprejemnik naj začne s sprejemom podatkov šele po tem, ko nadrejeno opravilo odda celotno sinhronizacijo in identifikacijo – nadrejeno opravilo aktivira sprejemnik s signalom start. V aktivnem stanju sprejemnik čaka na startni bit ($rxs='0'$). Dokler sprejemnik čaka, naj bo števec (i) resetiran, v ostalih stanjih pa naj števec šteje in generira signal $sample$. S tem signalom je pogojen prehod med stanji, ki vzorčijo posamezne bite. Namesto osmih zaporednih stanj za vzorčenje podatkov (Sshift0-Sshift7), lahko dodamo v avtomat števec sprejetih bitov (cnt) in izvedemo branje podatkov v enem samem stanju.

