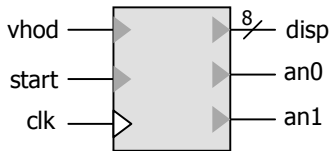


Integrirana vezja (UNI 2006)

1. Merilnik

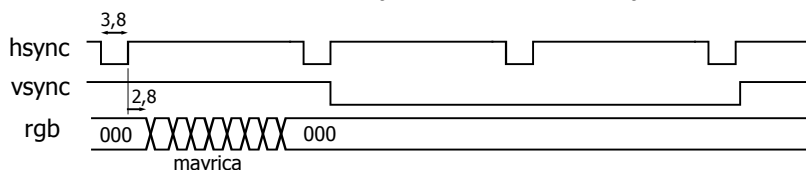
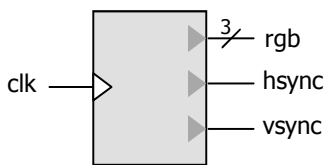
Naredi merilnik frekvence, ki šteje število impulzov v periodi 1 μ s. Referenčna ura ima frekvenco 50MHz. Merilnik naj vsebuje 2 - 4 BCD števec in dekodirnik za prikaz na 7-segmentnih prikazovalnikih.



- Osnovni nivo (ocena dobro): merilnik z dvema BCD števcema, ki prikazujeta frekvenco 1-99 MHz. Z vhodnim signalom start resetiramo merilnik in aktiviramo števec periode. V času, ko je števec periode aktiven, štejemo impulze na signalnem vhodu.
- Nadgradnja (za odlično): v vezje dodaj logiko za avtomatsko ponovitev meritve po določenem času (npr. 0.1s) in možnost izbire periode (1 μ s ali 1ms).

2. Generator VGA

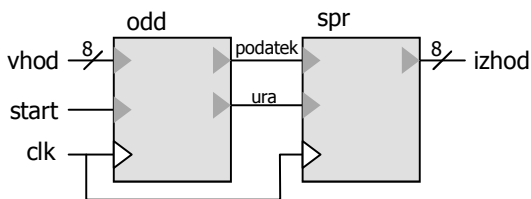
Naredi generator VGA signala za računalniški monitor pri ločljivosti 640x480 in frekvenci osveževanja 60Hz. Vhodna ura je 50MHz.



- Osnovni nivo: generiranje izhodnih sinhronizacijskih impulzov za vrstico **hsync** (frekvenca 31,5kHz, aktivno stanje je logična ničla, ki traja 3.8 μ s) in za celo sliko **vsync** (frekvenca 60Hz, aktivno stanje je logična ničla, ki traja 2 periodi **hsync**). Sliko generiramo tako, da na 3 bitni **rgb** izhod v pravih trenutkih postavljamo binarne vrednosti. Vidni del slike se naj začne 2.8 μ s po aktivnem **hsync** impulzu ter 33 vrstic po **vsync**. V nevidnem delu slike mora biti izhod rgb postavljen na "000". Generator naj prikazuje statično sliko: npr. barvno mavrico.
- Nadgradnja: dodajte logiko, ki bo generirala premikajočo se sliko – npr. pravokotnik, ki se premika po zaslonu in odbija od robov.

3. Komunikacija

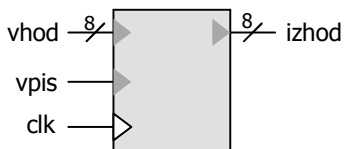
Naredi sprejemnik in oddajnik za sinhroni serijski prenos podatkov po dveh signalnih linijah. Ena linija naj bo uporabljena za prenos ure, druga pa za prenos podatkovnih bitov.



- Osnovni nivo: serijski oddajnik, ki prenese 8 bitno besedo ob aktiviranju signala start, in serijski sprejemnik s paralelnim izhodom
- Nadgradnja: master-slave enota, ki omogoča prenos podatkov v obe smeri (enota master določi smer prenosa podatkov, kot npr. I2C protokol).

4. Obdelava

Naredi vezje 8 bitnega digitalnega FIR sita s sedmimi koeficienti (npr. nizkopasovno sito s koeficienti: 0.13, 0.14, 0.15, 0.16, 0.15, 0.14 in 0.13). Koeficiente zaokrožite na celoštevilске ulomke in uporabite paralelne množilnike.



- Osnovni nivo: direktna izvedba sita s paralelnimi množilniki in seštevalniki. Vhod in izhod naj bodo 8 bitne nepredznačene vrednosti, ki pridejo v vezje ob fronti ure in aktivnem signalu vpis.
- Nadgradnja: na vhodu in izhodu naj bodo 8 bitna predznačena števila – naredite operacije s predznačenimi vrednostmi. Optimizirajte zgradbo sita: npr. z upoštevanjem simetrije koeficientov, z bolj optimalno razporeditvijo registrov, z uporabo porazdeljene aritmetike...