

1. vaja: Blokovni diagram

Naučili se bomo izdelati blokovni diagram digitalnega sistema v orodju Vivado 2017.2 z uporabo knjižničnih komponent. Sistem bomo prevedli in preizkusili s programom v jeziku C.

1. Naredi nov projekt, izdelaj in prevedi diagram po navodilih s spletne strani:
<http://lniv.fe.uni-lj.si/xilinx/vivado-blok.htm>
2. Izvozi datoteke v Xilinx SDK in napiši testno aplikacijo, ki naj bere stikala in prižiga LED na razvojni plošči ZedBoard.
 - preizkusi program, ki zapisuje in bere podatke neposredno iz registrov v vezju FPGA:

```
#include "xgpio.h"
#include "xparameters.h"
int main()
{
    char n;
    while(1) {
        n = Xil_In8(XPAR_GPIO_0_BASEADDR+8);
        Xil_Out8(XPAR_GPIO_0_BASEADDR, n);
    }
}
```

- napiši program, ki uporablja knjižnico xgpio: <http://lniv.fe.uni-lj.si/xilinx/sdk.htm>

2. vaja: Kvadrirnik

Naredili bomo komponento IP, ki bo računalna enačbo kroga in jo vključili v blokovni diagram. Vhodni signali so 8-bitni polmer kroga r in 20-bitni xy , ki ga razdeli na 10-bitna predznačena vektorja x in y . Izhod c naj se ob fronti ure postavi na '1', če je izpolnjena neenačba $x^2 + y^2 < r^2$.

1. Naredi v projektu iz prejšnje vaje podmapo IP v kateri naj bo opis nove komponente
<http://lniv.fe.uni-lj.si/courses/div/krog.vhd>
2. Izberi *Tools > Create and Package NEW IP*, klikni *Next* in opcijo *Package a specified directory*. Nastavi Directory: C:/proj/moja_mapa/IP in ob zaključku se bo odprl nov projekt. Dopolni opis vezja krog.vhd in preizkusi delovanje s simulacijo. Nato izvedi pakiranje komponente IP:
<http://lniv.fe.uni-lj.si/xilinx/vivado-ip.htm>
3. Na blokovni diagram dodaj novo komponento in še en GPIO, prevedi sistem in ga preizkusi.

