

8. vaja: Prevajanje in test na RedPitayi

1. Uporabi projekt iz vaje 7 v katerega naj bodo vključene vse podmape (rtl, sdk in tcl). V spodnjem oknu odpri zavihek Tcl Console in izvedi ukaze:
 - premakni se v trenutno mapo, npr: `cd c:/proj/divs/redpitaya`
 - izvedi skripto, ki naredi blokovni diagram: `source tcl/system.tcl`
 - in skripto za vključitev datotek: `source tcl/files.tcl`
2. Preveri datoteke projekta in se prepričaj, da vsebuje zadnjo verzijo datoteke **red_pitaya_proc.vhd**, nato pa izvedi prevajanje (sintezo, implementacijo in Generate Bitstream).
 - Program javi nekaj kritičnih opozoril (false path constraint), ki jih lahko ignoriramo.
 - Rezultat prevajanja je datoteka **red_pitaya_tip.bit** v podmapi <ime_projekta>.runs.
3. Preizkusi delovanje na Red Pitayi. V laboratoriju LRNV bomo Red Pitayo priklopili kar neposredno na računalnikovo drugo omrežno kartico, ki jo nastavimo na lokalni naslov: **192.168.1.101**. Red Pitaya bo dostopna na naslovu **192.168.1.15** v konzoli SSH (ime: **root**, geslo: **root**). Za delo s konzolo uporabi program **PuTTY**, za prenos datotek pa [WinSCP](#).
 - Prenesi datoteko: **red_pitaya_tip.bit** v lokalno mapo na Red Pitayo (npr. root) in jo nato v konzoli kopiraj v `/opt/redpitaya/fpga/`.
 - V spletni brskalnik napiši naslov: **192.168.1.15** in poženi aplikacijo Oscilloscope. Strežnik je nastavljen tako, da bo v FPGA naložil datoteko **red_pitaya_tip.bit**.
 - Nastavi nek signal na izhod signalnega generatorja (OUT1) in poveži izhod z vhodom osciloskopa. Prikazani signal bo skaliran s faktorjem, ki ga določa vrednost registra. Register nastavljamo v konzoli s programom monitor, tako da podamo naslov in vrednost, npr:
`monitor 0x40500000 10`