



Laboratorij za načrtovanje integriranih vezij

Univerza v Ljubljani
Fakulteta *za elektrotehniko*



Digitalni Elektronski Sistemi

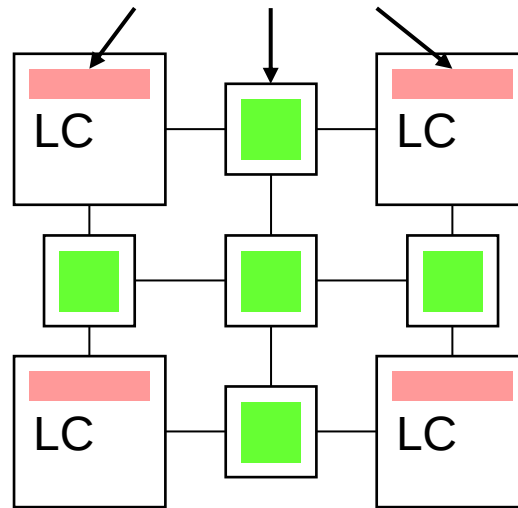
Programirljiva vezja in mikro-programiranje

mikroprogramirana vezja

Programirljiva vezja / mikroprocesorji

▶ programirljivo vezje

- ▶ programski biti določajo strukturo (konfiguracijo)



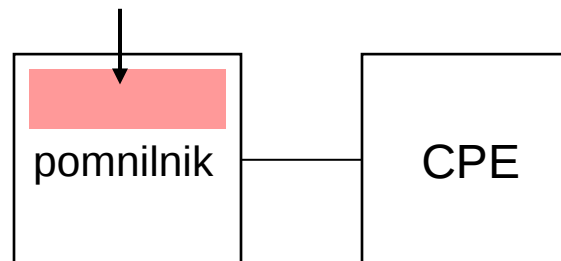
delovanje logičnih celic (LC)

povezave znotraj LC

povezave v povezovalni mreži

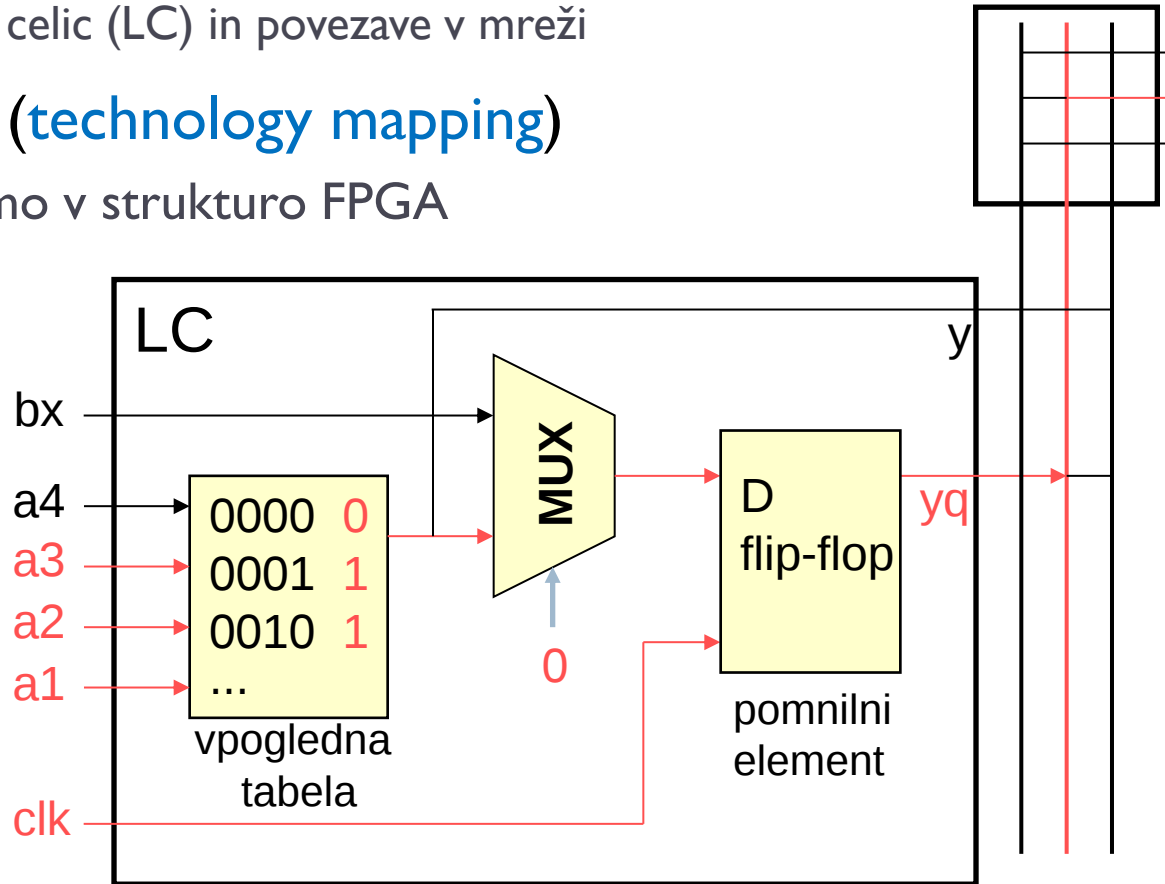
▶ mikroprocesor

- ▶ program določa ukaze, ki jih CPE izvaja

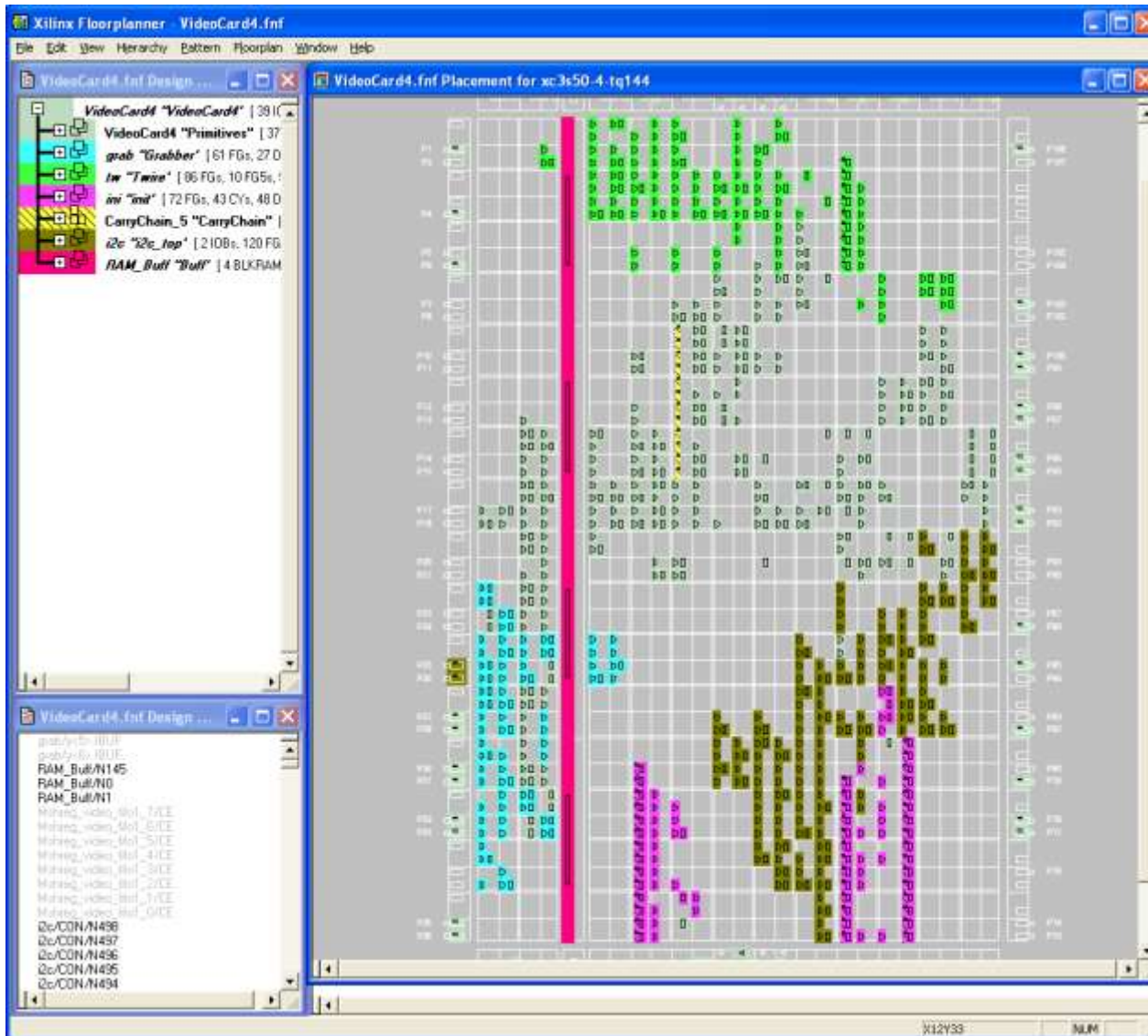


Podrobnejša zgradba FPGA

- ▶ pri programiranju (**configuration**) vpišemo vrednosti v konfiguracijski RAM
 - ▶ določa delovanje logičnih celic (LC) in povezave v mreži
- ▶ tehnološka preslikava (**technology mapping**)
 - ▶ digitalno vezje preslikamo v strukturo FPGA
- ▶ logična celica
 - ▶ LUT, MUX, DFF
 - ▶ prenosna logika
 - ▶ dodatne funkcije



Tehnološko preslikano vezje



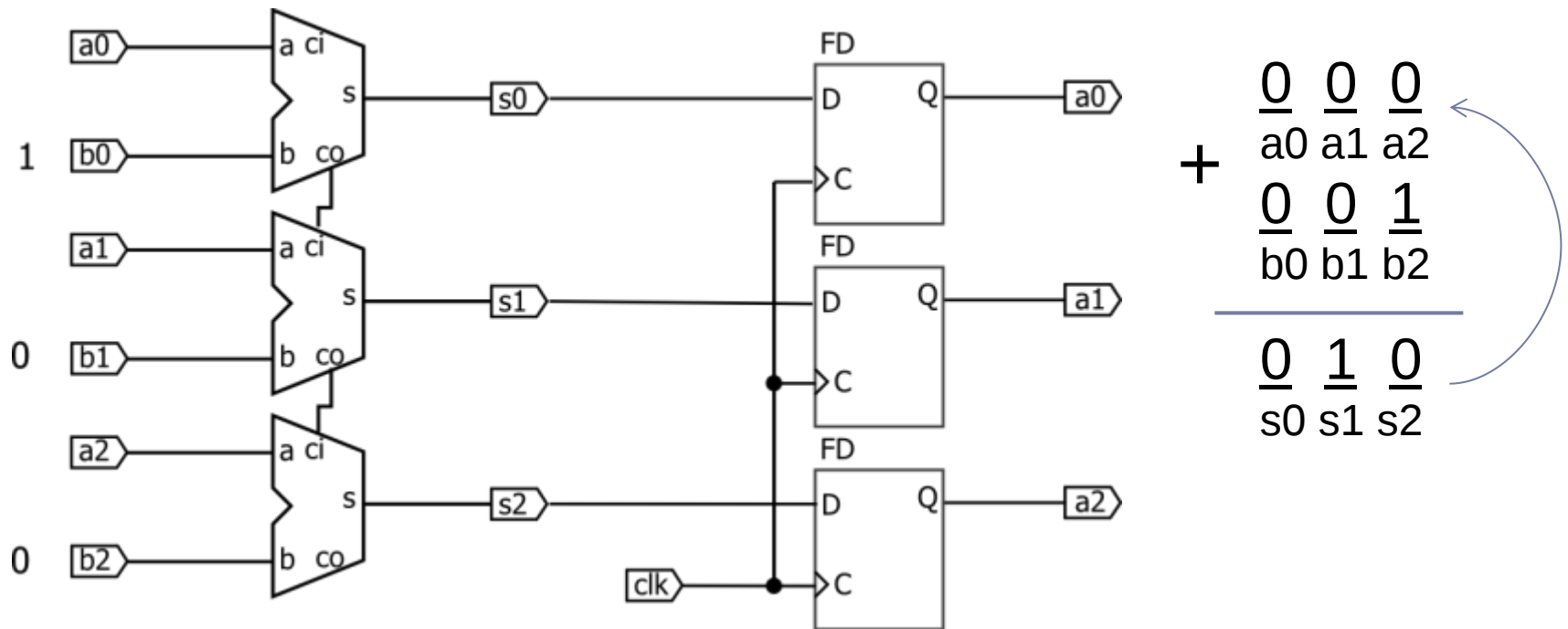
Načrt FPGA (floorplan)

- rezultat avtomatične preslikave
- načrtovanje vezja poteka na višjem nivoju

xc3s50 tq144
500 tabel (LUT)
280 D flip-flopov
8 kB DPRAM
~ 270k vrat ASIC

Sekvenčno vezje s povratno vezavo

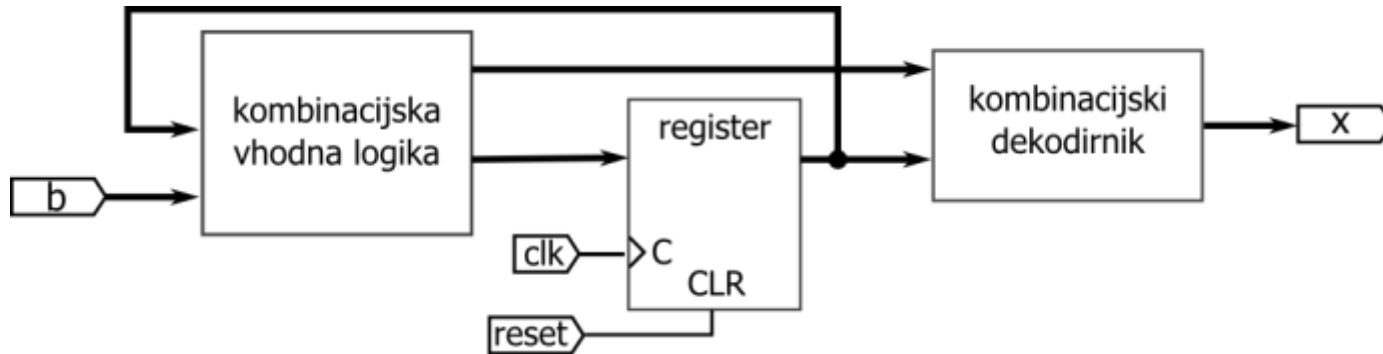
- ▶ 3-bitni seštevalnik in 3-bitni register = 3-bitni števec
 - ▶ vezje zasede 3 logične celice



- ▶ Sekvenčno vezje ima $2^3 = 8$ stanj (000 do 111)

Sekvenčno vezje: sekvenčni stroj – avtomat

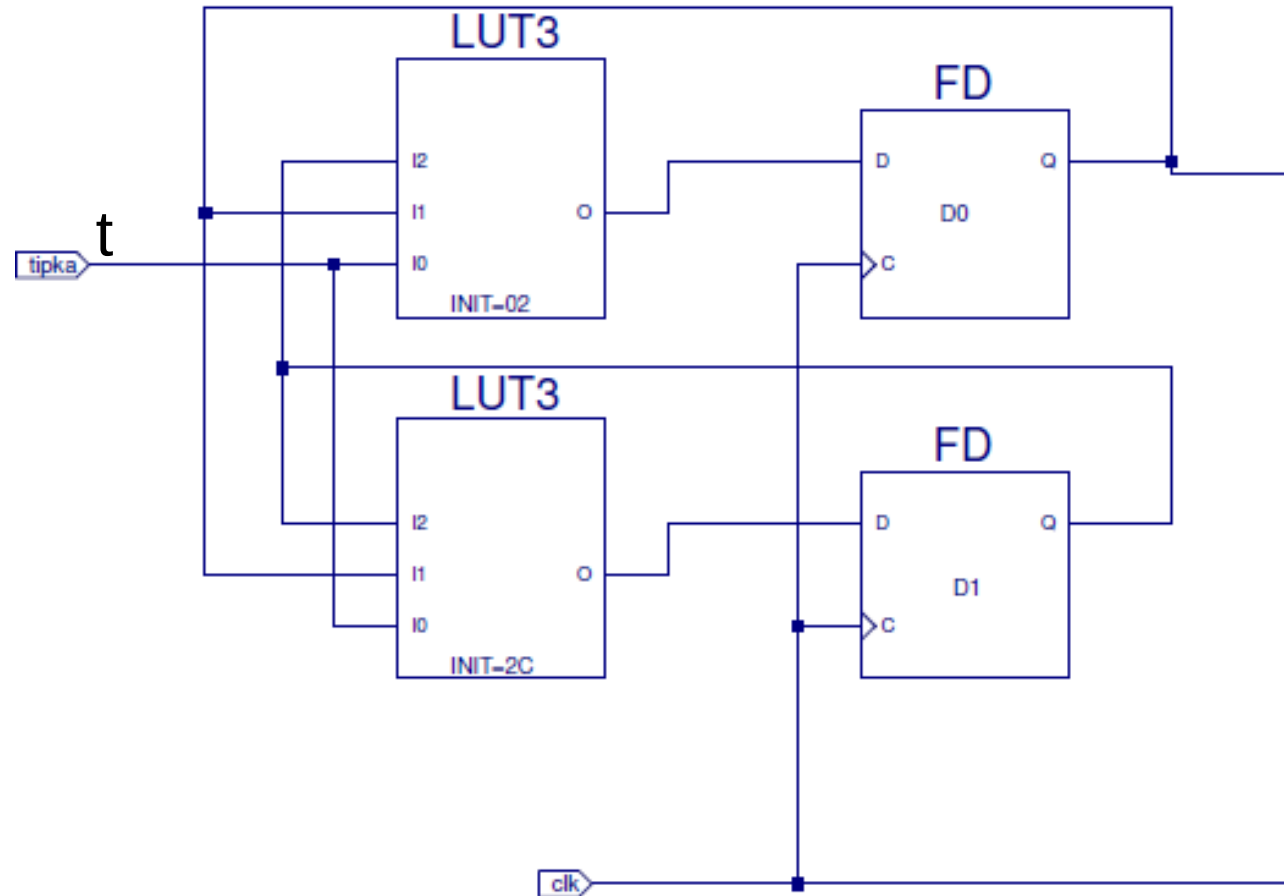
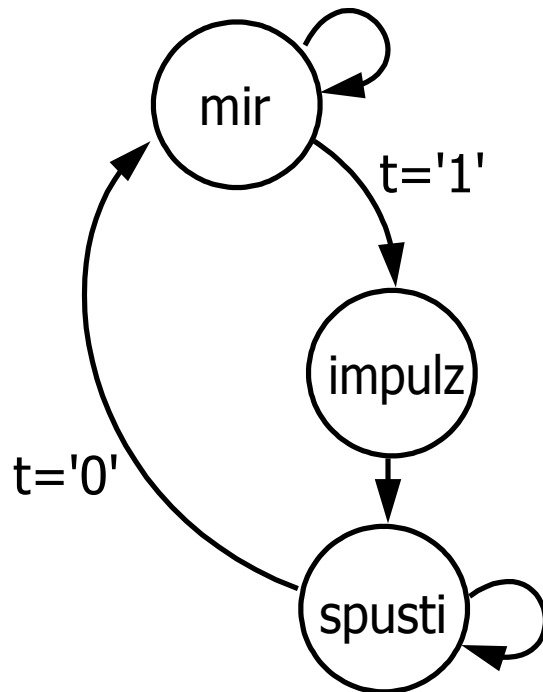
- ▶ Sekvenčni stroj vsebuje n -bitni register za 2^n stanj



- ▶ Vhodna logika je v vezju FPGA narejena s tabelami (LUT)
 - ▶ s spremembo vsebine tabel spremenimo delovanje vezja !

Sekvenčni stroj z diagramom stanj

- Vsebina vpoglednih tabel (LUT) določa prehajanje stanj

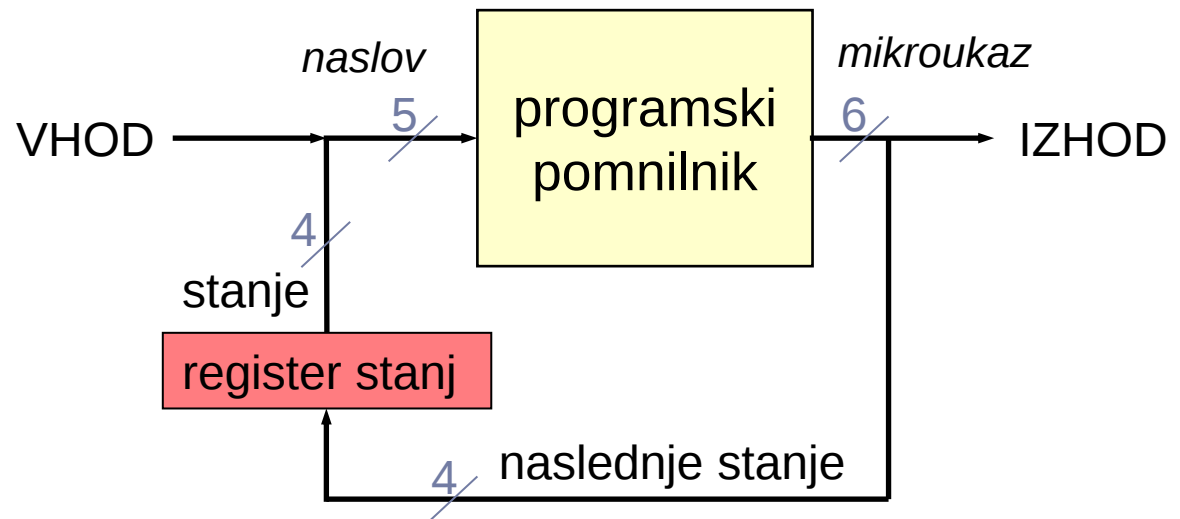


Mikro-programirano sekvenčno vezje

- ▶ Sekvenčni stroj narejen s tabelami je mikroprogramiran - **mikrosekvenčnik**

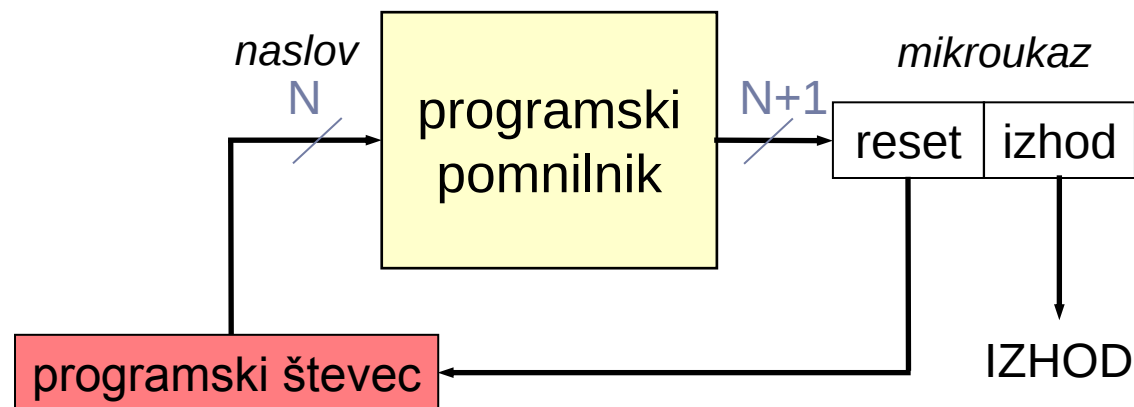
- ▶ *mikroprogramirano* vezje ima krmilne vrednosti shranjene v pomnilniku vrste ROM ali RAM

- ▶ *mikroukazi* so besede v pomnilniku
- ▶ *mikroprogram* je zaporedje *mikroukazov*
- ▶ v *programski pomnilnik* vrste RAM lahko vpisujemo *mikroukaze*



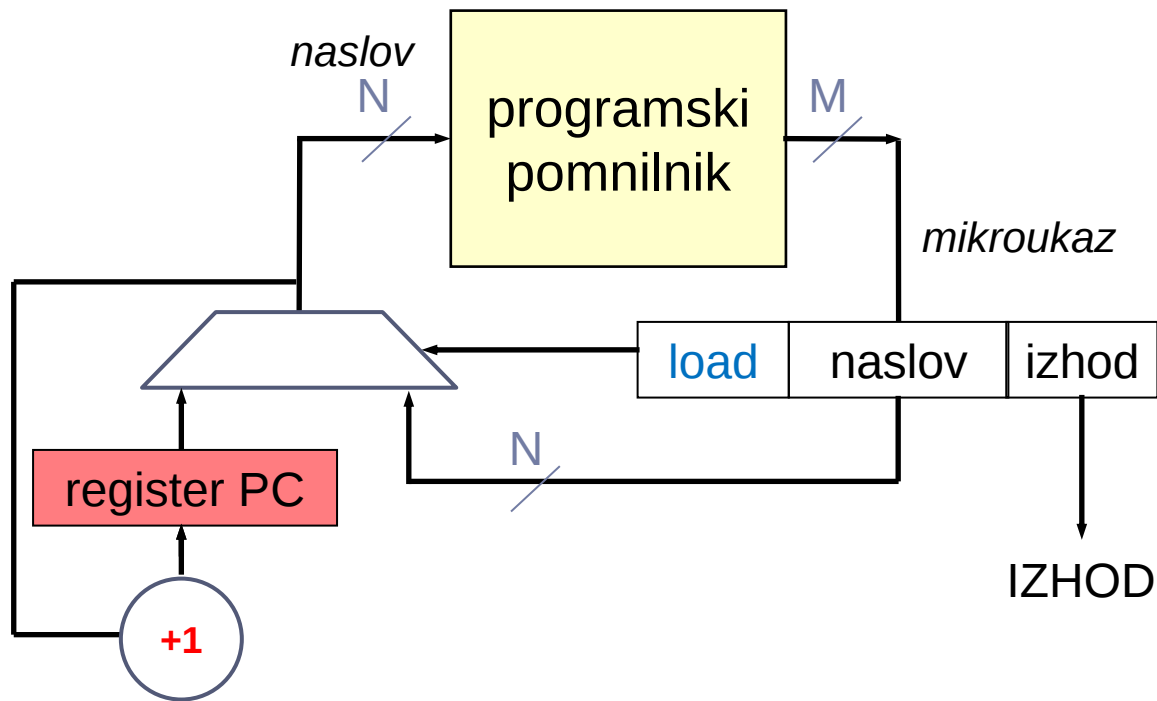
Mikrosekvenčenik s programskim števcem

- ▶ Register nadomestimo s števcem, ki avtomatsko povečuje naslove
 - ▶ izvedba diagramov z enim samim zaporedjem (sekvenco) stanj
 - ▶ zaporedje se izvaja ob uri (ni krmilnih vhodov)
 - ▶ npr. štetje po modulu



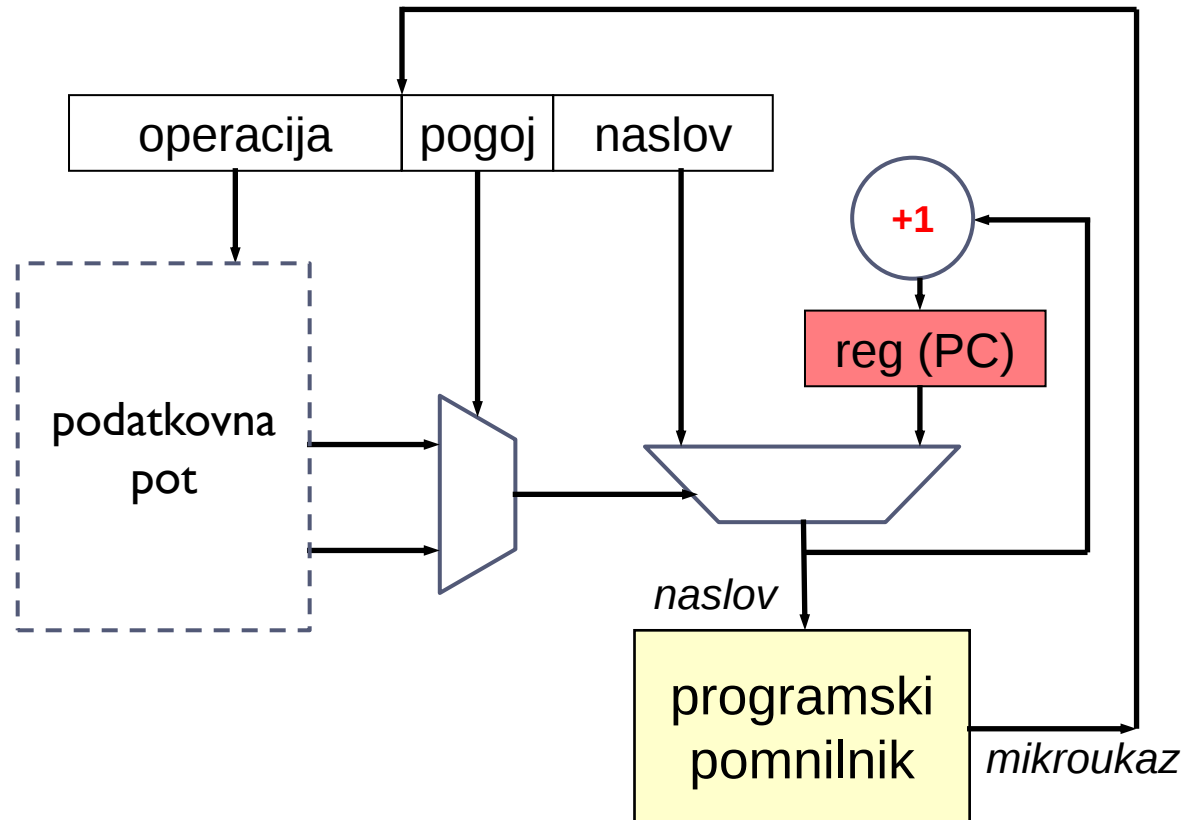
Mikrosekvenčnik s skočnimi ukazi

- ▶ Programski števec s signalom **load** omogoča izvedbo skokov
 - ▶ izvajanje algoritmov, ki nimajo vseh mikroukazov v zaporedju



Mikrosekvenčnik in podatkovna pot

► Operacije krmilijo podatkovno pot



- Podatkovna pot izvaja registrske (mikro)operacije
 - registri, ALE, podatkovni pomnilnik

Mikroprogramirana krmilna (procesna) enota

